

## **Projekt prostego układu cyfrowego**

(ścieżka przetwarzania danych z układem sterującym opartym na diagramie ASM)

wersja 0.11 (1.12.2018)

Układ cyfrowy składa się z układu sterującego i układu wykonawczego.

Układ wykonawczy (ścieżka danych) realizuje działania zgodnie z algorytmem lub opisem działania. Efektem projektu układu wykonawczego jest jego struktura i lista sygnałów niezbędnych do wysterowania elementów układu w celu wykonania działań oraz udostępnionych przez układ wykonawczy sygnałów stanu determinujących kolejne etapy pracy układu.

Projekt układu sterowania bazuje na diagramie ASM (rodzaj grafu automatu), w którym pojawiają się odwołania do kluczowych do realizacji przetwarzania sygnałów wejściowych i wyjściowych układu sterowania. Z diagramu ASM należy wyodrębnić stany układu. Podział przetwarzania wyrażonego grafem na kroki - stany bazuje na kolejności kroków przetwarzania (przejściami między nimi) i wyodrębnieniu zbiorów działań (aktywowanych sygnałami sterującymi), które nie mogą być realizowane równocześnie np. ze względu na zależności przyczynowo skutkowe. Po wyodrębnieniu stanów kolejnym etapem jest zapisanie diagramu w formie tablicy przejść automatu i minimalizacja zbioru stanów (usunięcie stanów równoważnych). Kolejnymi krokami realizacji są kodowanie stanów, wybranie sposobu realizacji układu sterowania (rodzaj przerzutników, sposób realizacji funkcji logicznych (np. pamięć ROM), układ mikroprogramowany) i wyznaczenie potrzebnych do realizacji funkcji logicznych lub instrukcji układu mikroprogramowalnego.

### **Zadanie przykładowego układu cyfrowego:**

Zadanie ogólne: sumuj N liczb podawanych kolejno na wejściu jeśli są większe od wartości progu P

### **Opis połączenia z otoczeniem:**

Układ jest włączany za pomocą resetu asynchronicznego i przechodzi do stanu początkowego.

Układ sygnalizuje gotowość do rozpoczęcia nowej pracy, gdy sygnał wyjściowy KONIEC=1.

Żądanie nowej pracy skierowane do układu jest sygnalizowane sygnałem na wejściu START=1.

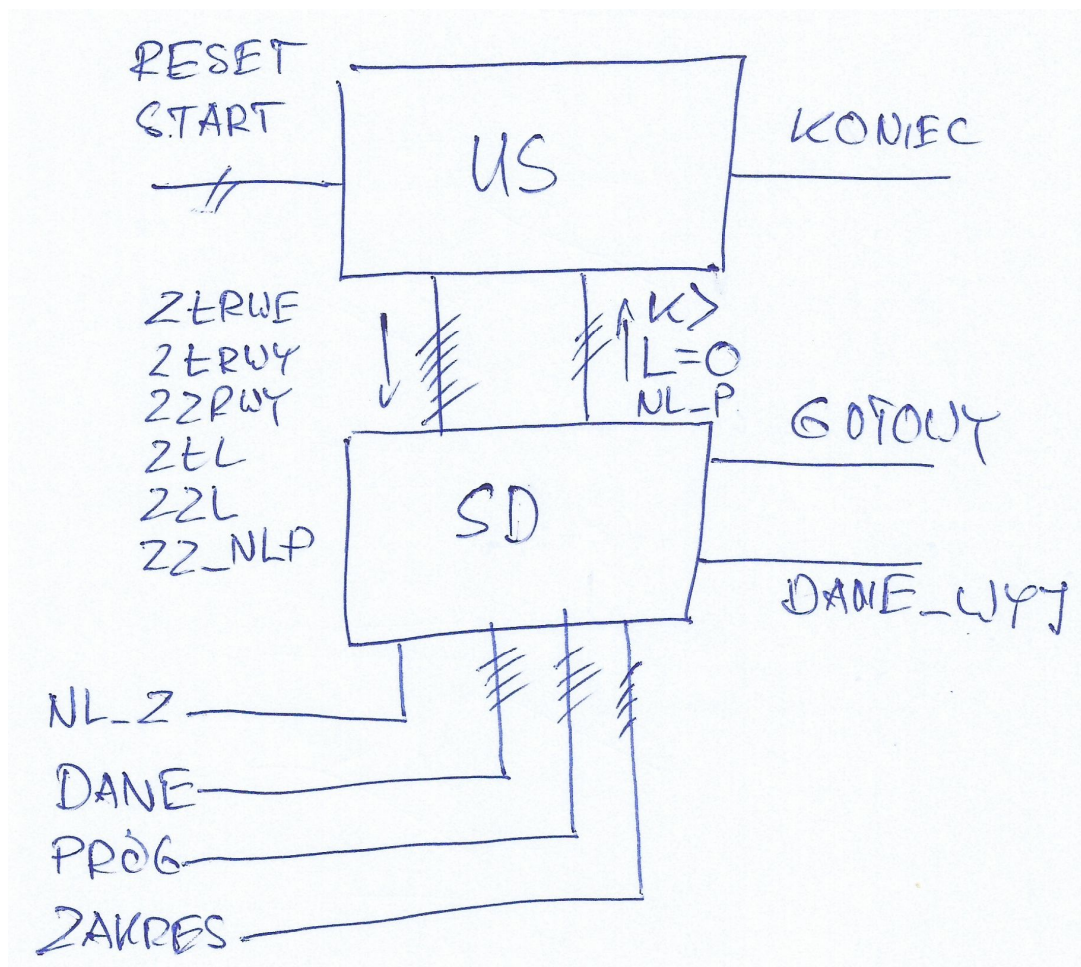
Układ jest gotowy na przyjęcie nowej liczby poprzez GOTOWY=1 na wyjściu.

Podanie nowej liczby na wejście (możliwe gdy układ generuje sygnał KONIEC=0) jest sygnalizowane zboczem narastającym sygnału wejściowego NL\_Z - nowa liczba zbocze

Informacja o liczbie liczb do zsumowania jest podawana na wejściu ZAKRES.

Informacja o minimalnej wartości liczb sumowanych podawana jest na wejściu PRÓG.

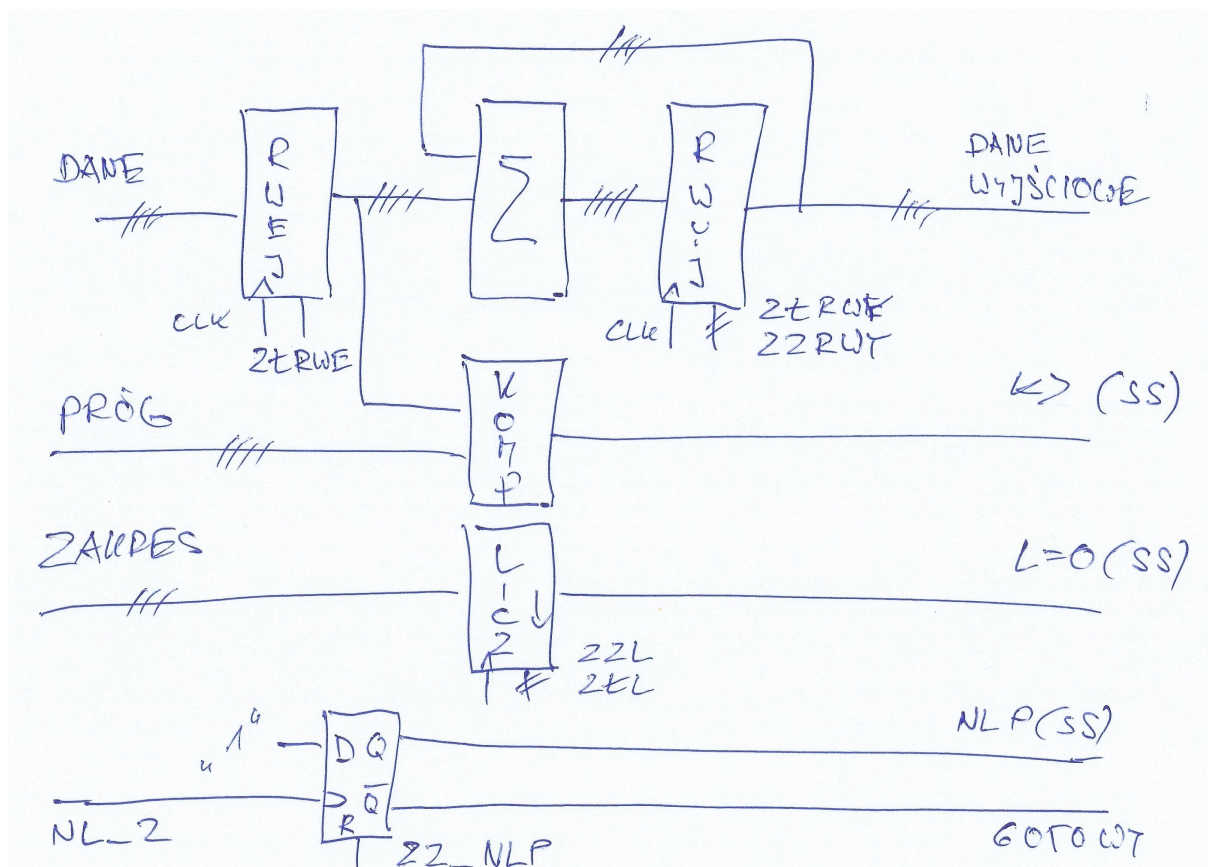
Suma liczb jest dostępna na wyjściu DANE\_WYJŚCIOWE gdy KONIEC=1



Rys.1 Struktura urządzenia, współpraca z otoczeniem i współpraca układów.

Zadania szczegółowe – organizacja przetwarzania:

1. Układ po asynchronicznym zainicjowaniu przygotowuje się do pracy i zgłasza gotowość do pracy (KONIEC=1) i gotowość na przyjęcie kolejnej liczby (GOTOWY=1).
2. Układ oczekuje na informacje o nowym zadaniu (START=1). Gdy informacja się pojawi przechodzi do kroku 3.
3. Układ sygnalizuje przejście do realizacji zadania (KONIEC=0).
4. Układ oczekuje na informację o przybyciu nowej liczby (NLP=1) i gdy sygnał na to wskazuje informuje o braku gotowości (GOTOWY=0).
5. Układ wykonawczy sprawdza czy nowa liczba jest w zakresie i w przypadku spełnienia warunku dodaje liczbę do sumy częściowej.
6. Układ wykonawczy zmniejsza liczbę liczb pozostałych do sumowania jeżeli dodał liczbę.
7. Układ wykonawczy sprawdza stan licznika, w przypadku osiągnięcia końca zliczania zapisany zostaje wynik w rejestrze wyjściowym i sygnalizowany jest na wyjściu KONIEC=1 pracy. W przypadku przeciwnym układ sterujący informuje o gotowości na przyjęcie kolejnej liczby usuwając informację o gotowości liczby na wejściu (sygnał NL\_P=0) GOTOWY=NIE NL\_P.
8. Układ przechodzi do stanu oczekiwania na kolejną pracę (punkt 2).



Rys.2 Struktura układu operacyjnego z sygnałami stanu i sygnałami sterującymi.

#### Sygnały wejściowe:

DANE

PRÓG

ZAKRES – liczba liczb do sumowania

NL\_Z - NOWALICZBAZBOCZE

START

#### Sygnały wyjściowe:

DANE WYJŚCIOWE

GOTOWY= NIE NL\_P

KONIEC

#### Sygnały sterujące:

ZŁRWE – zgoda na ładowanie rejestru wejściowego

ZŁRWY – zgoda na ładowanie rejestru wyjściowego

ZZRWY – zgoda na zerowanie rejestru wyjściowego

ZŁL – zgoda na ładowanie licznika

ZZL – zgoda na zliczanie licznika

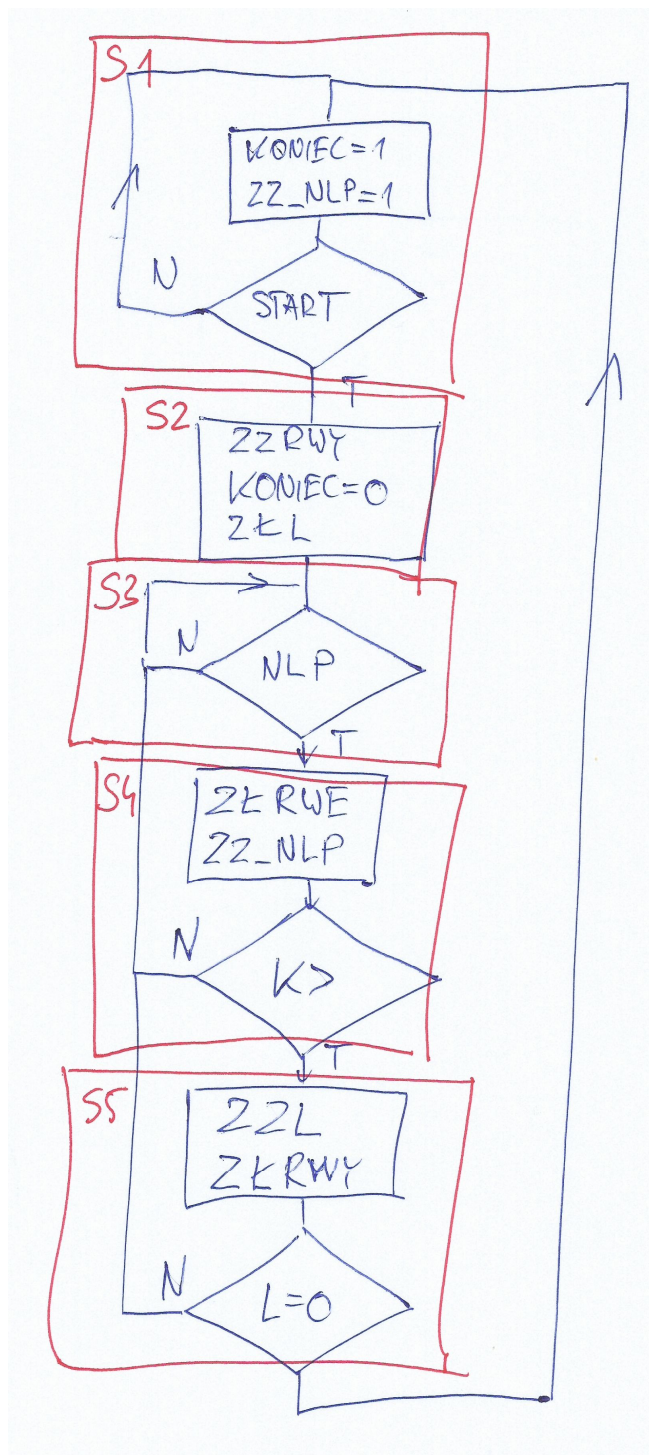
ZZ\_NLP – zerowanie NLP, ustalenie GOTOWY=1

#### Sygnały stanu:

K> - warunek z komparatora

L=0 – stan licznika = 0

NL\_P – informacja o dostępności nowej liczby



Rys.3 Diagram ASM dla układu sterowania.

| WEJŚCIA/STANY | START |    | NLP |    | K> |    | L=0 |    |
|---------------|-------|----|-----|----|----|----|-----|----|
|               | 0     | 1  | 0   | 1  | 0  | 1  | 0   | 1  |
| S1            | S1    | S2 | X   | X  | X  | X  | X   | X  |
| S2            | S3    | S3 | S3  | S3 | S3 | S3 | S3  | S3 |
| S3            | X     | X  | S3  | S4 | X  | X  | X   | X  |
| S4            | X     | X  | X   | X  | S3 | S5 | X   | X  |
| S5            | X     | X  | X   | X  | X  | X  | S3  | S5 |

Tablica 1. TABLICA PRZEJŚĆ AUTOMATU – UKŁADU STEROWANIA

| STAN | KONIEC | ZZ_NLP | ZZRWY | ZłREJWE | ZłL | ZZL | ZłRWY |
|------|--------|--------|-------|---------|-----|-----|-------|
| S1   | 1      | 1      | 0     | 0       | 0   | 0   | 0     |
| S2   | 0      | 0      | 1     | 0       | 1   | 0   | 0     |
| S3   | 0      | 0      | 0     | 0       | 0   | 0   | 0     |
| S4   | 0      | 1      | 0     | 1       | 0   | 0   | 0     |
| S5   | 0      | 0      | 0     | 0       | 0   | 1   | 1     |

Tablica 2. TABLICA WYJŚĆ AUTOMATU – UKŁADU STEROWANIA

Kodowanie 5 stanów wymaga co najmniej wektora o długości 3 bitów

Funkcje wzbudzeń przerzutników są funkcją stanu automatu (3 bity) i 4 zmiennych – razem 7 bitów argumentów.

Funkcje wyjść układu sterowania (7 sygnałów) są funkcjami stanu automatu – 3 bity argumentów. Sposób generacji sygnału ZZ\_NLP (sygnał zerowania informacji o dostępności nowej liczby) powinien zapewnić stabilność wartości bez stanów przejściowych (wyjście rejestrowe).