

Rodzaje pamięci, interfejsów oraz wyświetlaczy

Wykład 3

Technologie na urządzenia mobilne

Mgr inż. Łukasz Kirchner

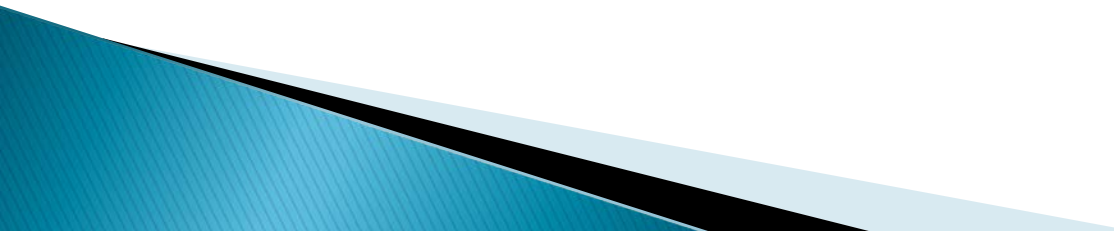
lukasz.kirchner@cs.put.poznan.pl

<http://www.cs.put.poznan.pl/lkirchner>

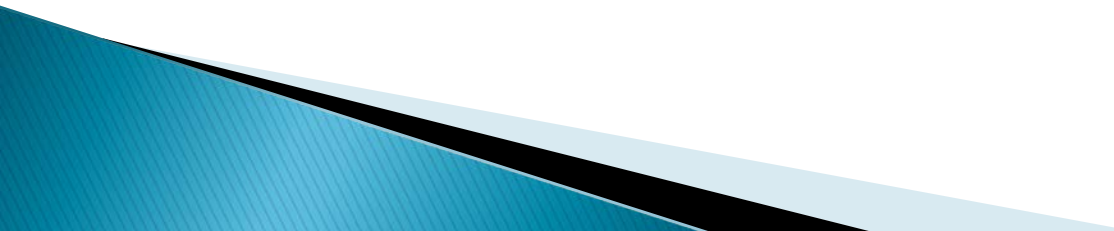
Bibliografia

- ▶ Sztuka Elektroniki – P. Horowitz, W.Hill
- ▶ Układy półprzewodnikowe – U.Tietze, Ch. Schenk
- ▶ Projektowanie układów analogowych – Robert A.Rease
- ▶ Układy Cyfrowe – Wojciech Głocki – WSiP
- ▶ Filtry analogowe i cyfrowe – Jacek Izydorczyk, Jacek Konopacki – PAN
- ▶ Lokalne interfejsy szeregowo w systemach cyfrowych – Jacek Bogusz – BTC
- ▶ Zasilacze urządzeń elektronicznych – Joseph J.Carr – BTC
- ▶ Mikrokontrolery w systemach zdalnego sterowania – Zbigniew Hajduk – BTC
- ▶ Pamięci masowe w systemach mikroprocesorowych – Paweł Marks – BTC
- ▶ Cyfrowe przetwarzanie sygnałów – Tomasz P. Zieliński – WKŁ
- ▶ Moduły GSM w systemach mikroprocesorowych – J Bogusz – BTE
- ▶ Systemy GPS – Cezary Specht – BERNARDIUM
- ▶ GPS i inne satelitarne systemy nawigacyjne – Janusz Narkiewicz – WKŁ
- ▶ Technologie i materiałoznawstwo dla elektroników – Zbigniew Szczepiński , Stefan Okoniewski WSiP

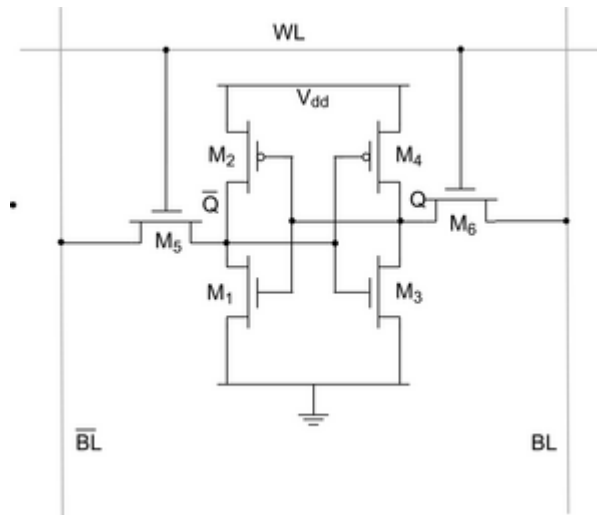
PAMIĘCI

- ▶ SRAM, DRAM, SDRAM, ROM, PROM, EPROM, EEPROM, FLASH, FRAM, MRAM
 - ▶ RAM – Random Access Memory
 - ▶ SAM – Serial Access Memory
 - ▶ NVRAM – Non-Volatile Random Access Memory
- 

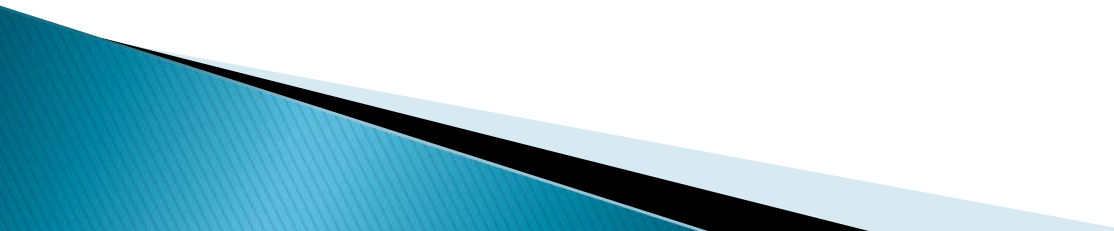
SRAM

- ▶ Static Random Access Memory
 - ▶ Szybsza niż pamięć DRAM
 - ▶ Struktura opiera się na przerzutnikach typu flip-flop
 - ▶ Mniejsza ilość pamięci na powierzchnie układu niż w przypadku DRAM
 - ▶ Droższa
 - ▶ Używana jako pamięć CACHE
- 

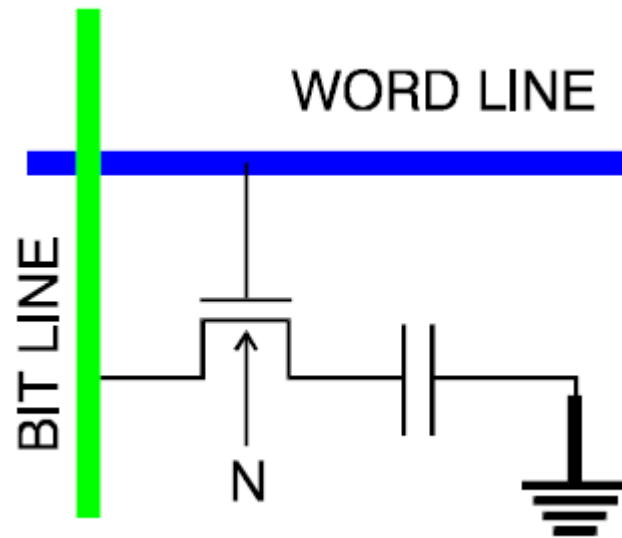
SRAM – pojedynczy bit



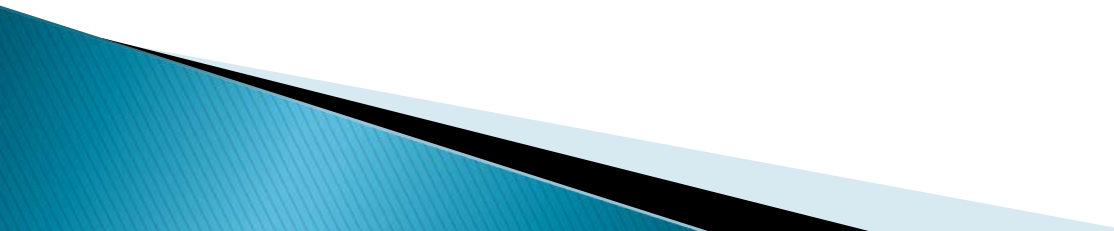
DRAM

- ▶ Dynamic Random Access Memory
 - ▶ Wolniejsza od SRAM
 - ▶ Jedna komórka zawiera mniej elementów przez co można uzyskać większą pojemność na jednostkę powierzchni
 - ▶ Znacznie tańsza od SRAM
 - ▶ SDRAM: Synchronous dynamic random access memory
 - ▶ wymaga odświeżania
- 

DRAM - pojedynczy bit



ROM, PROM, EPROM

- ▶ ROM – Read-Only Memory
 - ▶ PROM – Programmable Read-Only Memory
 - ▶ EPROM – Erasable Programmable Read-Only Memory (Kasowanie przy pomocy UV, też są odmiany OTP – One-Time Programmable)
 - ▶ Do programowania wymagane zwykle większe napięcie (12V)
- 

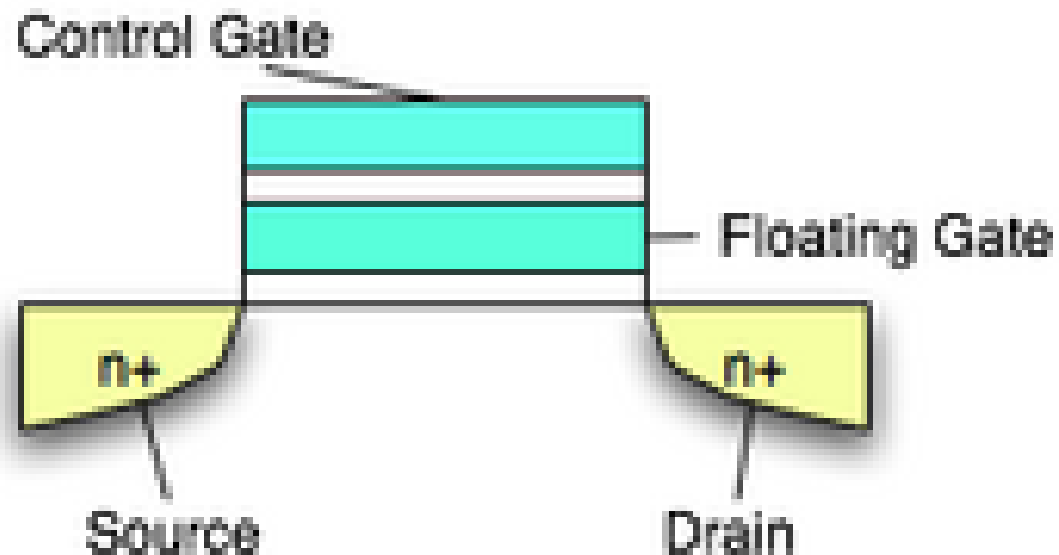
EPROM



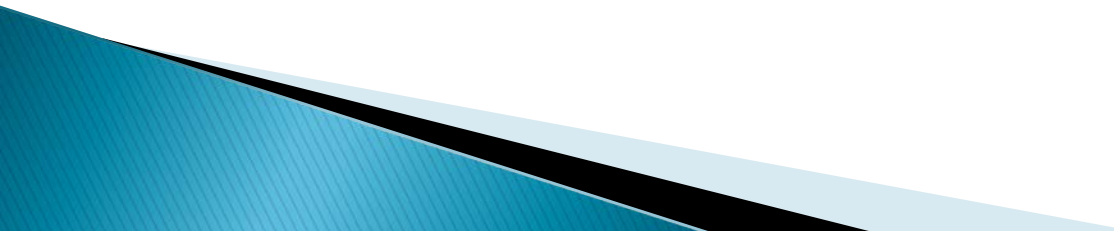
EEPROM

- ▶ EEPROM – Electrically Erasable Programmable Read-Only Memory
- ▶ Programowanie/Odczyt pojedynczych bajtów
- ▶ Dostępne jako pamięć równoległa lub szeregową (SPI, I²C, 1-Wire)
- ▶ Zapis dzięki pływającej bramce
- ▶ Przechowywanie do 10 lat bez zasilania
- ▶ Cykle zapisu 1 000 000

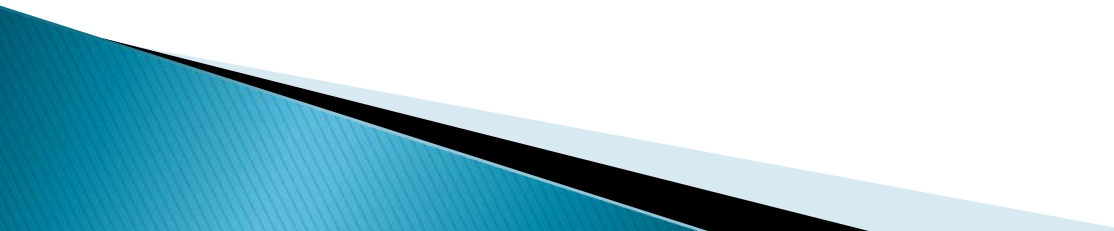
EEPROM – pływająca bramka



FLASH

- ▶ Odmiana pamięci EEPROM
 - ▶ Większe bloki pamięci
 - ▶ Pierwsze wersje wymagały wymazywania całej zawartość pamięci
 - ▶ Obecnie kasowanie odbywa się w całych blokach
 - ▶ Programowanie pojedynczych bajtów
 - ▶ Wykasowana pamięć ma same 0xFF
- 

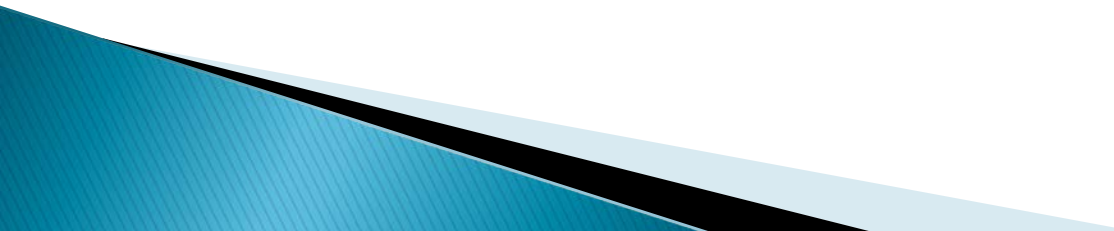
Serial Flash

- ▶ Mała obudowa
 - ▶ Mała moc
 - ▶ Komunikacja poprzez magistrale szeregową SPI
 - ▶ Mniejsza ilość połączeń niż w przypadku dostępu równoległego
- 

FRAM, FeRAM

- ▶ Ferroelectric RAM
- ▶ Zasada działania podobna do DRAM
- ▶ Kondensator zawiera materiał ferroelektryczny jako dielektryk

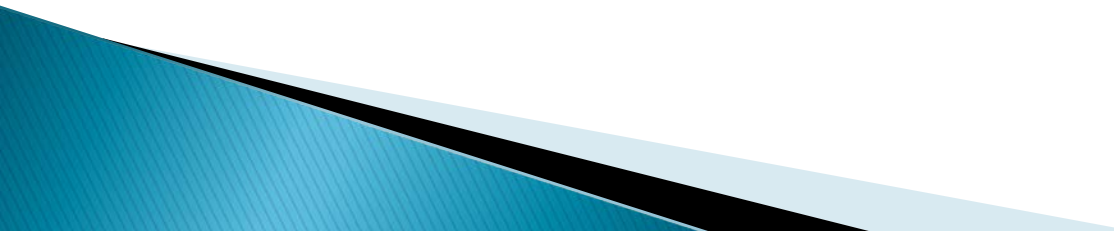
MRAM

- ▶ Magnetoresistive Random Access Memory
 - ▶ Informacje przechowywane w elementach magnetycznych
 - ▶ Informacja zapisana poprzez polaryzacje pól w strukturze.
 - ▶ Odczyt poprzez pomiar rezystancji wywołanej polem magnetycznym.
- 

MAGISTRALE DANYCH

- ▶ SPI, I²C, Microwire, SMBus, CAN, 1-Wire, RS-232, RS-485

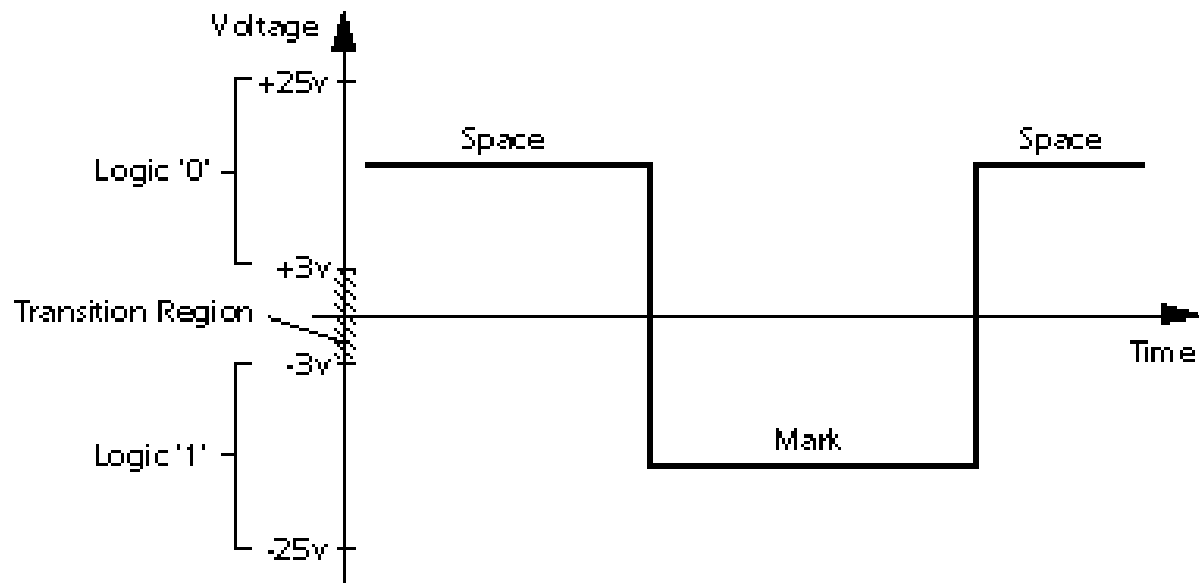
Rodzaje magistral

- ▶ Równoległe (LPT–RS245)
 - ▶ Szeregowe (RS232, RS485, I2C, CAN, 1–Wire, ...)
 - ▶ Synchroniczne (I2C, SPI, JTAG)
 - ▶ Asynchroniczne (RS232, RS485, 1–Wire, CAN)
- 

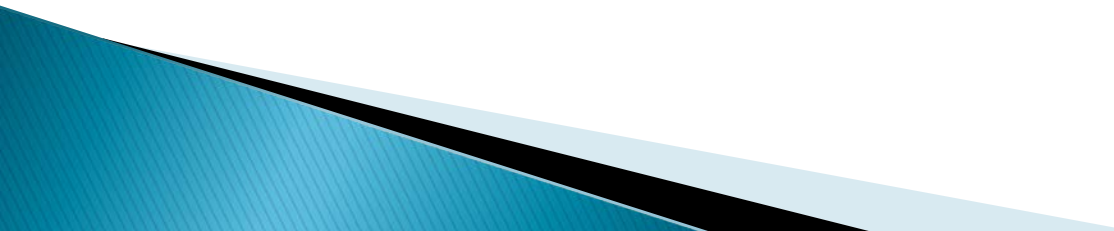
RS-232

- ▶ Recommended Standard 232 w 1962r
- ▶ Łączenie urządzeń DTE (Data Terminal Equipment) z DCE (Data Communication Equipment)

RS-232



RS-232C

- ▶ Do 15m
 - ▶ Do 20 kbit/s
 - ▶ Łącze niesymetryczne
 - ▶ Transmisja asynchroniczna znakowa (odstęp pomiędzy znakami dowolny)
 - ▶ Transmisja synchroniczna (grupowanie w ciągi bajtów)
- 

RS-232

Transmisja asynchroniczna

- ▶ Bit startu
- ▶ Bity danych począwszy od LSB
- ▶ Opcjonalny bit kontroli (even, odd)
- ▶ Jeden lub dwa bity stopu

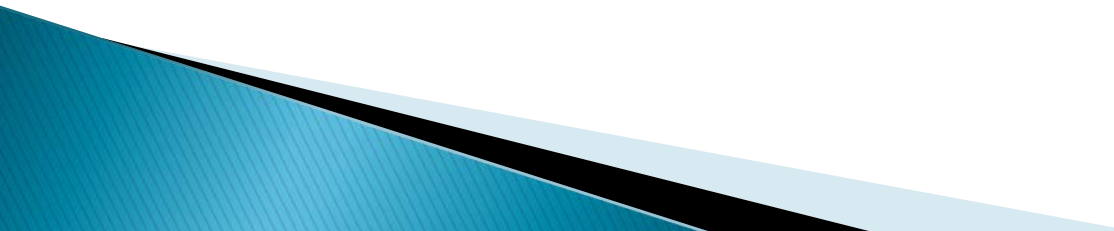
Transmisja synchroniczna

- ▶ Brak bitów startu i stopu
 - ▶ Bajty początkowe i końcowe
- 

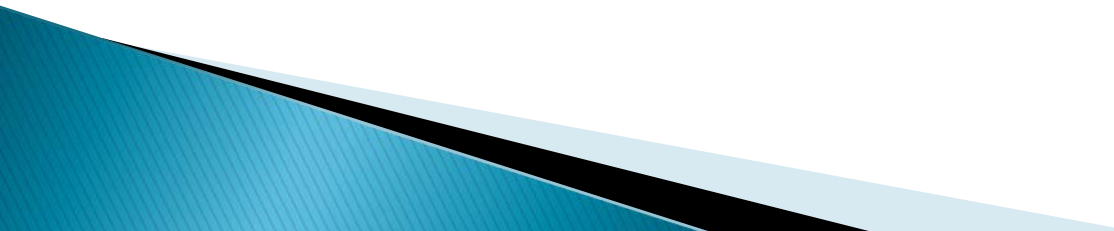
RS-232

- ▶ Złącza 25 lub 9 pinowe

Sygnaly:

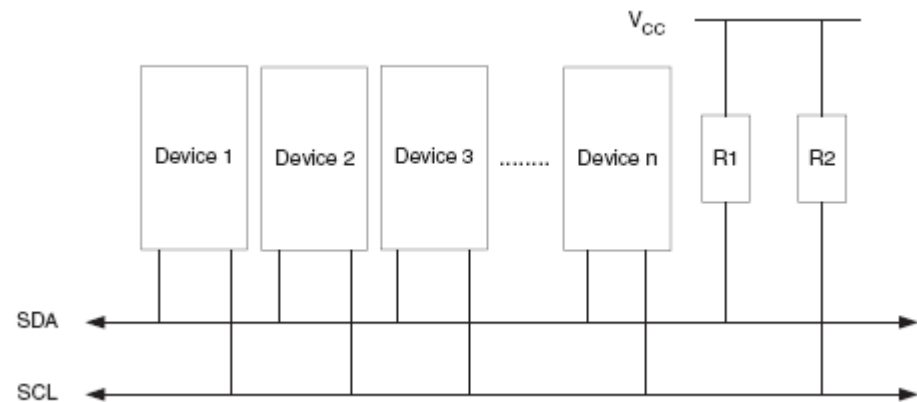
- ▶ GND (masa)
 - ▶ TxD (Transmitted Data)
 - ▶ RxD (Received Data)
 - ▶ RTS (Request to Send)
 - ▶ CTS (Clear to Send)
- 

RS-485

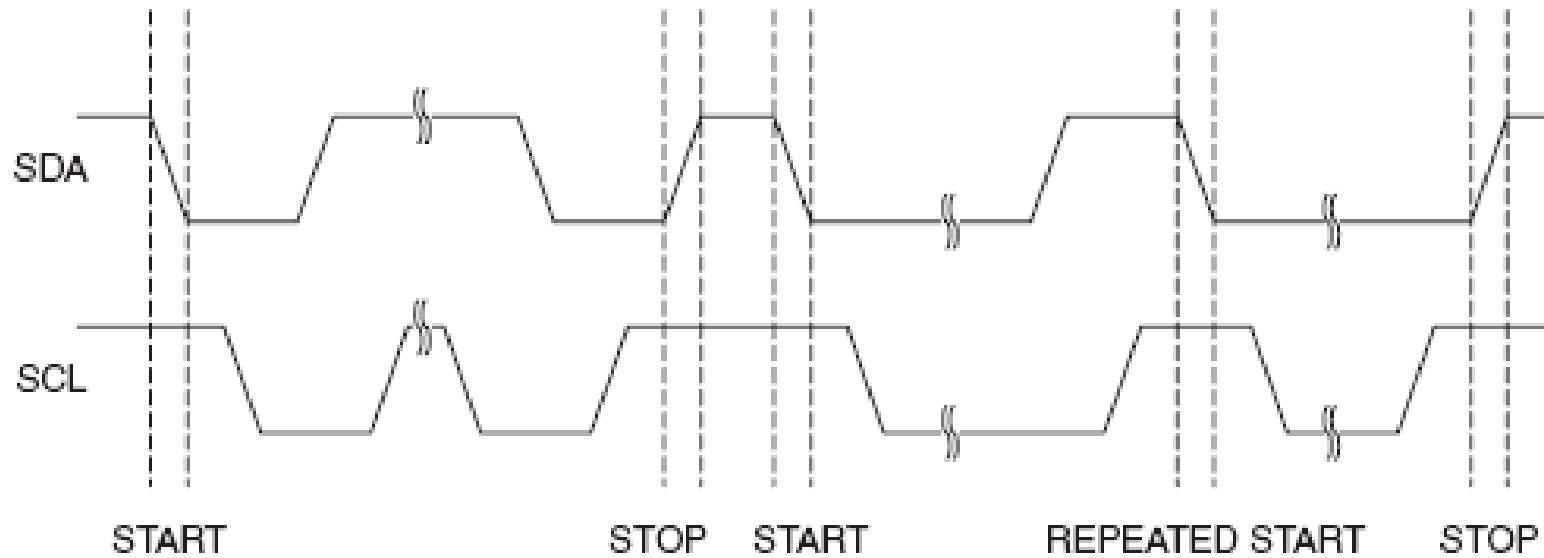
- ▶ Symetryczny zrównoważony system transmisyjny
 - ▶ Półdupleksowy
 - ▶ Komunikacja wielopunktowa (wiele nadajników i odbiorników)
 - ▶ Sygnał różnicowy
 - ▶ Do 1200m
 - ▶ Do 10 Mbit/s
- 

I²C

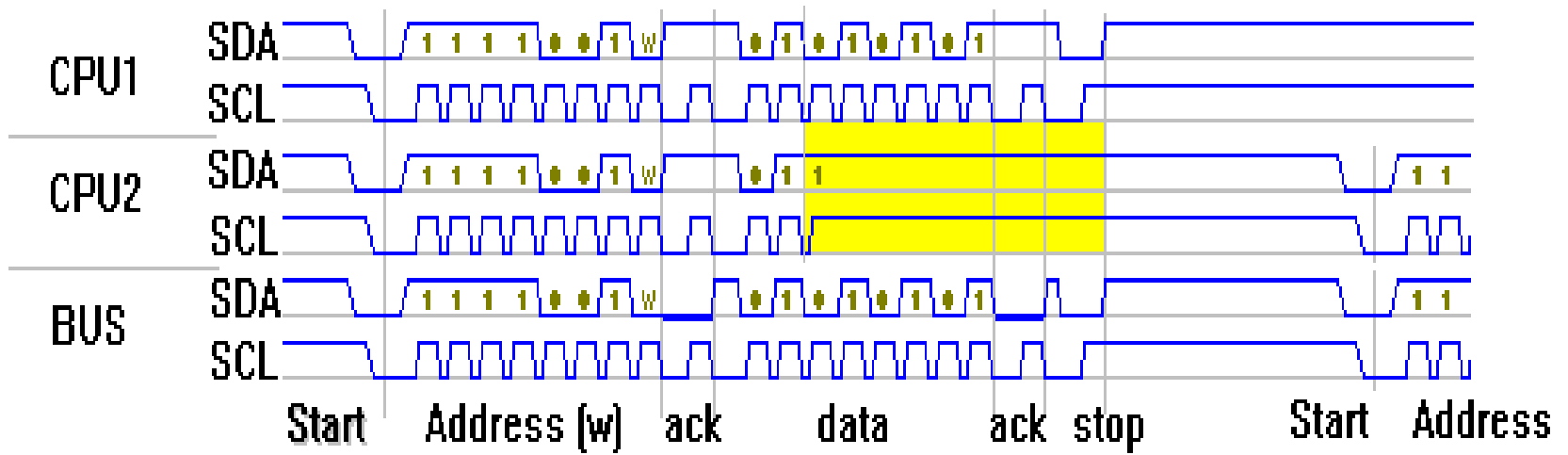
- ▶ Szyna danych SDA
- ▶ Szyna zegarowa SCL
- ▶ Transmisja może odbywać się kiedy nikt inny nie nadaje
- ▶ Wykrywanie kolizji dzięki arbitrażowi
- ▶ Do 100 lub 400 kbps



I²C



I²C



SPI

- ▶ Serial Peripheral Interface
- ▶ Jedno urządzenie master i wiele slave
- ▶ Transmisja synchroniczna

Komunikacja 4 przewodowa:

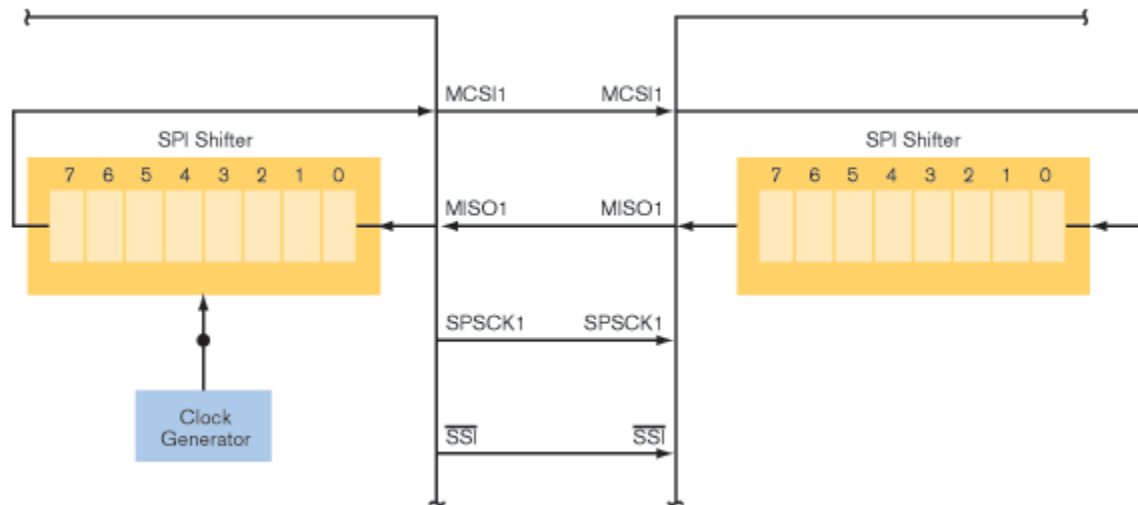
CS (Chip Select)

MOSI (Master Out Slave In)

MISO (Master In Slave Out)

SCK (Serial Clock)

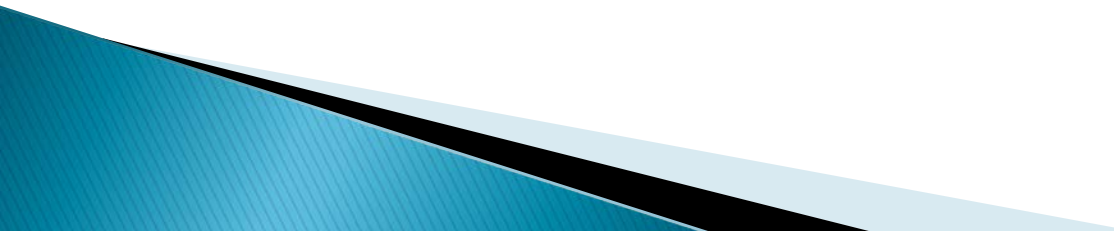
SPI



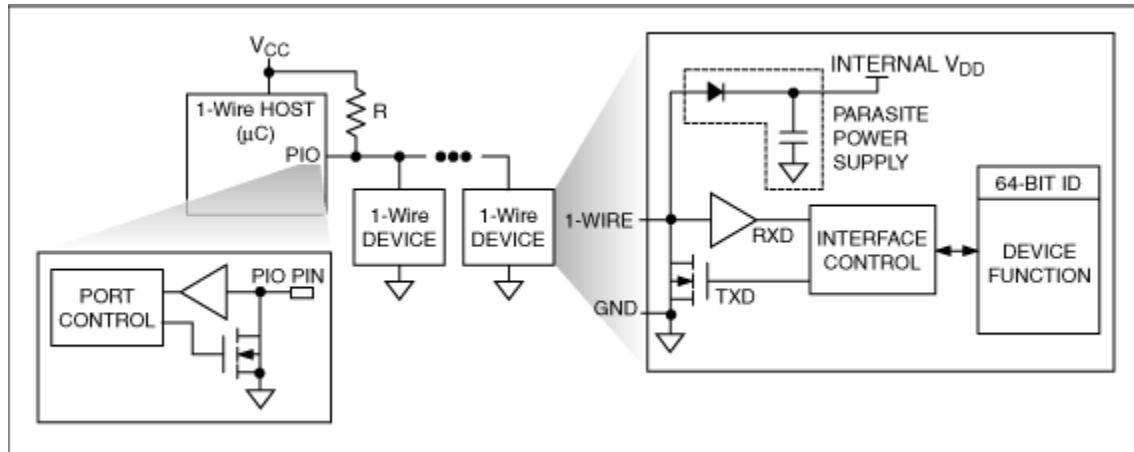
MicroWire

- ▶ Starsza odmiana SPI
- ▶ Połączenie za pomocą
SK (Clock)
SI (Serial IN)
SO (Serial OUT)

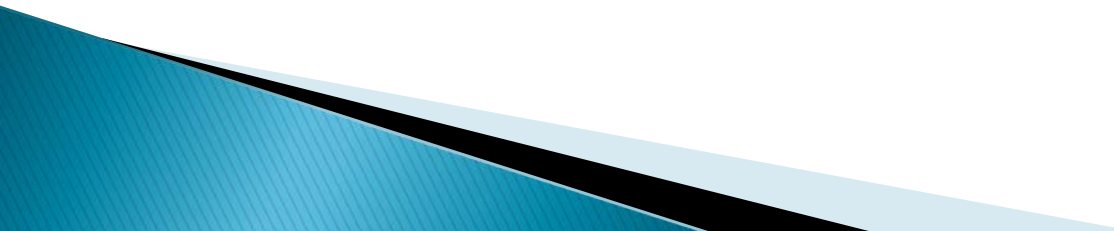
1 –Wire

- ▶ Komunikacja po „jednym przewodzie”
 - ▶ Half-duplex
 - ▶ Zasilanie po szynie danych
 - ▶ Jedno urządzenie master
 - ▶ 64 bitowe numery seryjne
 - ▶ Standardowo 15kbps
 - ▶ 1 i 0 kodowane na szerokość impulsu
- 

1-Wire



SMBus

- ▶ System Management Bus
 - ▶ Bazuje na I²C
 - ▶ SMBDAT
 - ▶ SMBCLK
 - ▶ Zasilanie z szyny danych
 - ▶ Od 10 do 100KHz
- 

CAN

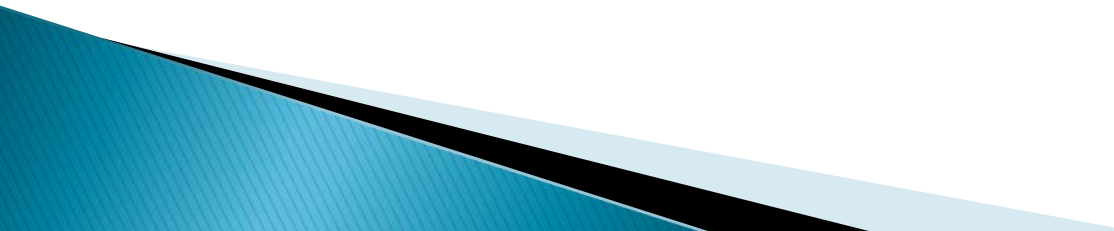
- ▶ Controller Area Network
- ▶ Jest to szeregowy protokół komunikacyjny zapewniający komunikacje Real Time oraz zwiększone bezpieczeństwo
- ▶ Do 1 Mbit/s
- ▶ Podział na warstwy:

Warstwa obiektów

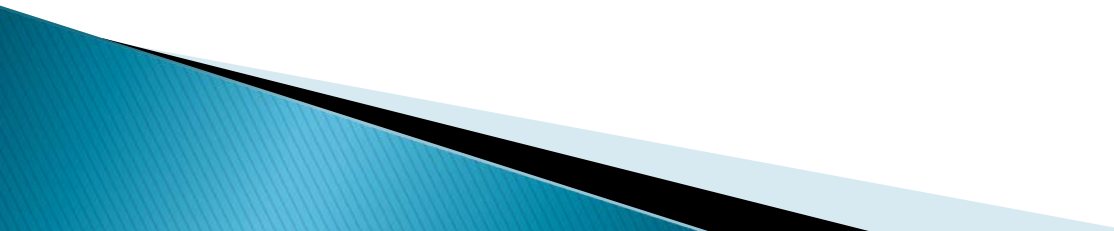
Warstwa transferów

Warstwa fizyczna

CAN

- ▶ Bit początku ramki
 - ▶ pole ID (11 lub 29 bit)+ bit nad/odb (arbitraż)
 - ▶ Pole kontrolne
 - ▶ Dane
 - ▶ CRC
 - ▶ Potwierdzenie ACK
 - ▶ Koniec Ramki
- 

LIN

- ▶ Local Interconnect Network
 - ▶ Standard wypracowany przez LIN-Consortium
 - ▶ 1 Master
 - ▶ 16 Slave
 - ▶ Brak detekcji kolizji
 - ▶ Maksymalna prędkość do 20kbps
- 

JTAG

- ▶ Joint Test Action Group
- ▶ Standard IEEE 1149.1
- ▶ Do 100MHz (10–100ns/bit)
- ▶ Komunikacja poprzez:

TDI (Test Data In)

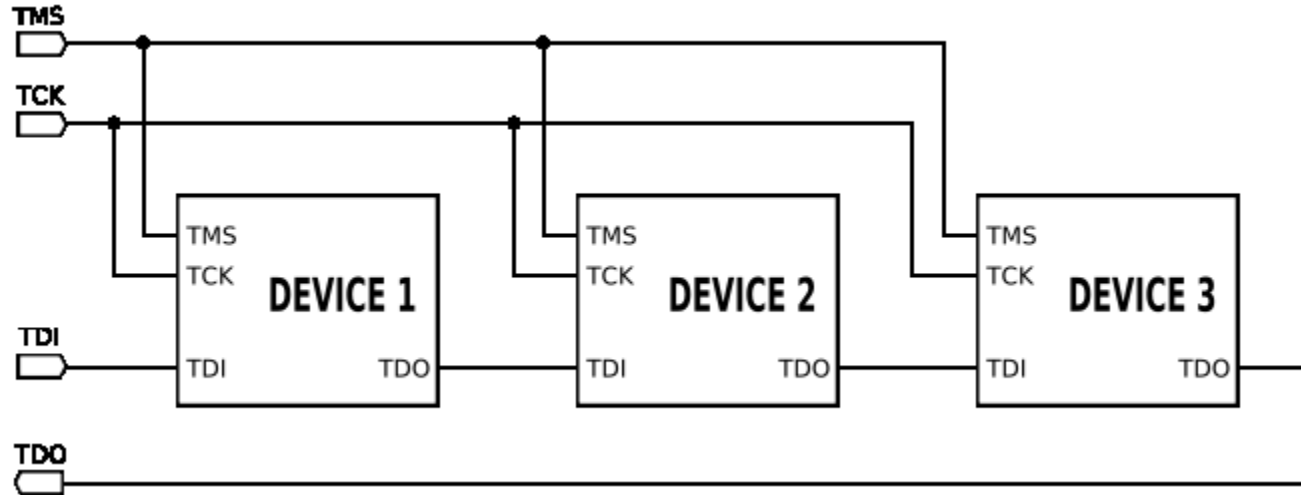
TDO (Test Data Out)

TCK (Test Clock)

TMS (Test Mode Select)

TRST (Test Reset) opt

JTAG

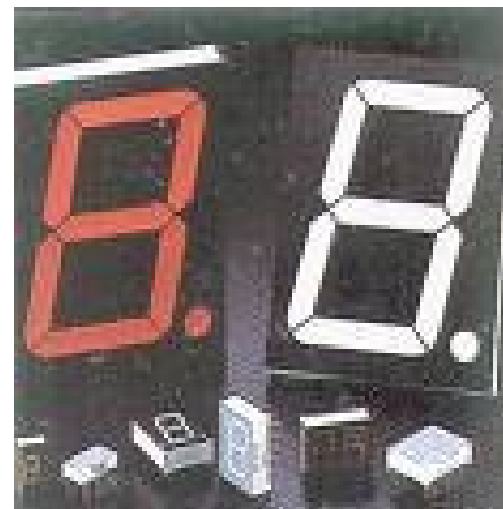


WYŚWIETLACZE

- ▶ LED, LCD, OLED

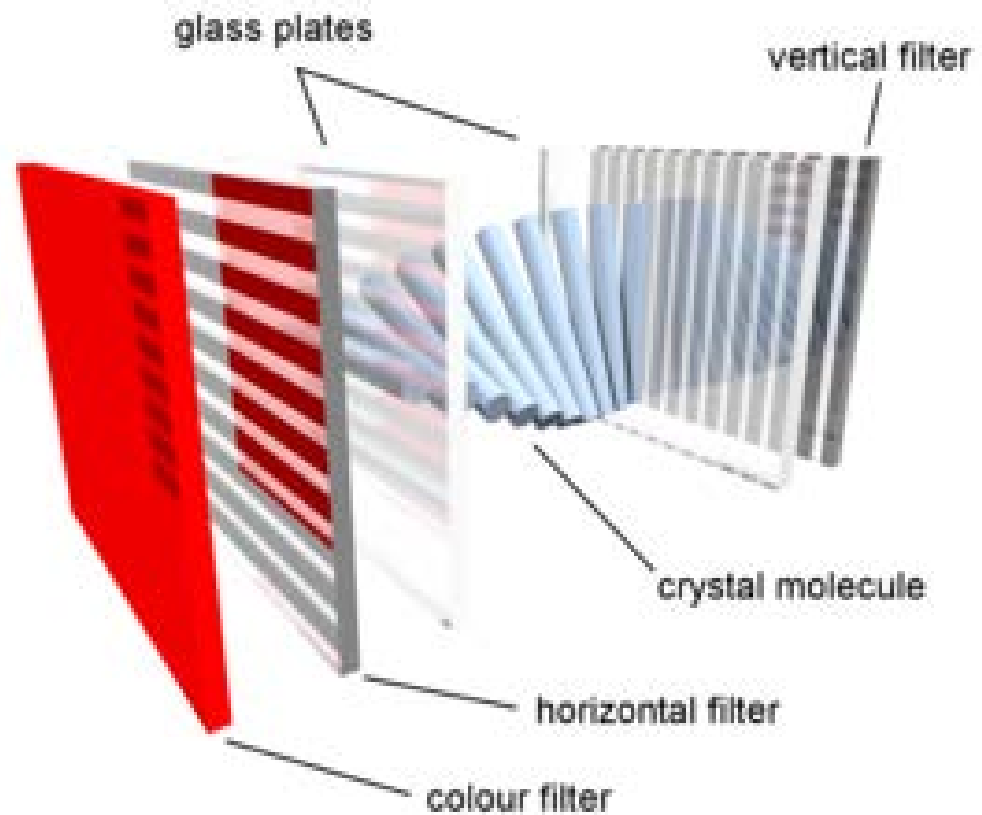
LED

- ▶ Light Emitting diode
- ▶ Wyświetlacze zbudowane z segmentów lub punktów
- ▶ Duże wyświetlacze mają w segmencie po kilka diod połączonych szeregowo

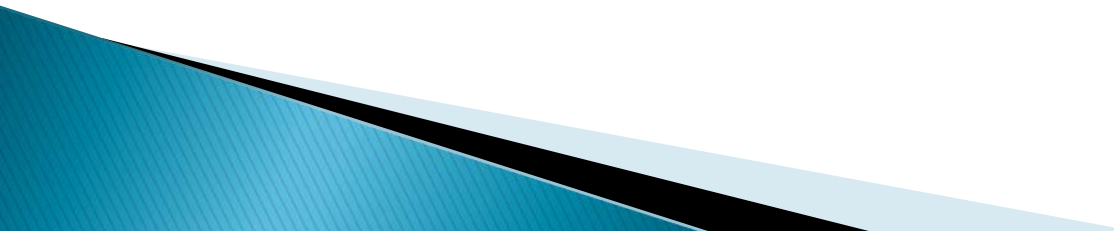


LCD

- ▶ Liquid Crystal Display
- ▶ Wymaga podświetlania



OLED

- ▶ Organic light-emitting diode
 - ▶ Wykorzystują strukturę organiczną
 - ▶ Nie potrzebują podświetlenia jak LCD
 - ▶ Żywotność jak CRT (wymagany wygaszacz ekranu)
 - ▶ Czas reakcji 0,01ms (LCD ma 8 – 12ms)
- 

Inne wyświetlacze

- ▶ Cathode ray tube (CRT)
 - ▶ Digital Light Processing (DLP)
 - ▶ Field emission display (FED) – podobne do CRT
 - ▶ Liquid crystal on silicon (LCOS)
 - ▶ Plasma display panel (PDP)
 - ▶ Surface–conduction electron–emitter display (SED)
 - ▶ Vacuum fluorescent display (VFD)
- 