

Procesory ARM. Część 2

Wykład 6

Projektowanie cyfrowych układów elektronicznych

Mgr inż. Łukasz Kirchner

lukasz.kirchner@cs.put.poznan.pl

<http://www.cs.put.poznan.pl/lkirchner>

Plan wykładu

- ▶ Porównanie najbardziej popularnych układów z rdzeniem ARM w aspekcie zastosowań w aplikacjach mobilnych

ARM  **MOBILE**

Bibliografia

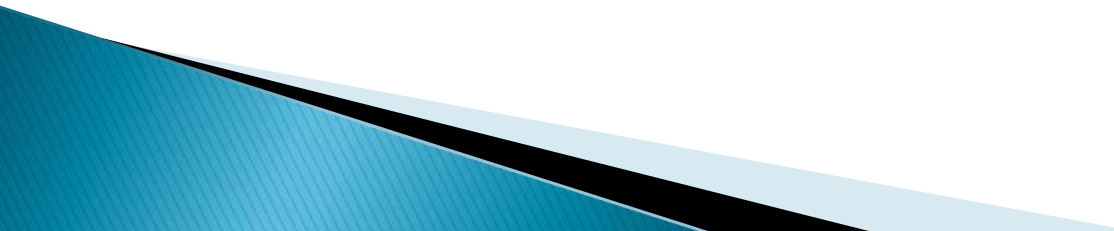
- ▶ www.arm.com
- ▶ www.atmel.com – ARM7, ARM9
- ▶ www.luminarymicro.com / www.ti.com – Cortex-M3

Dlaczego stosowanie ARM?

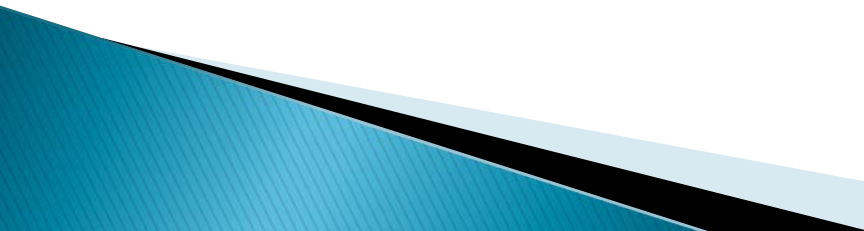
- ▶ Thumb[®]2 – znaczne upakowanie kodu
- ▶ DSP – przetwarzanie wewnątrz procesora RISC
- ▶ Jazelle[®] – Java acceleration
- ▶ TrustZone[™] – środowisko programowo/sprzętowe dla zwiększenia bezpieczeństwa

- ▶ Niski pobór mocy, niski koszt układów
- ▶ Ogólnie dostępne wsparcie techniczne

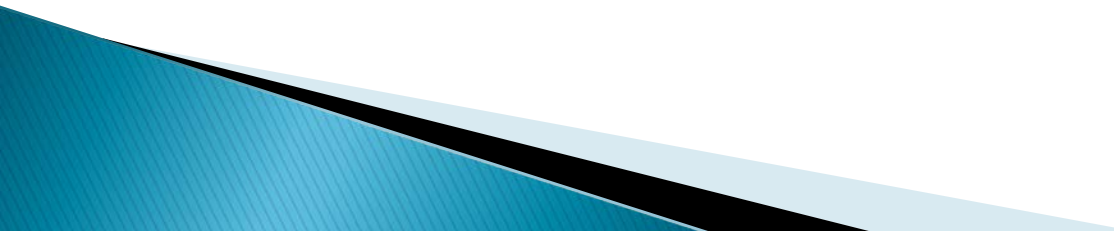
Stosowanie ARM

- ▶ Korporacje / Przemysł
 - ▶ Emerging
 - ▶ Embedded
 - ▶ Mobile
 - ▶ Rozwiązania dla użytku domowego
- 

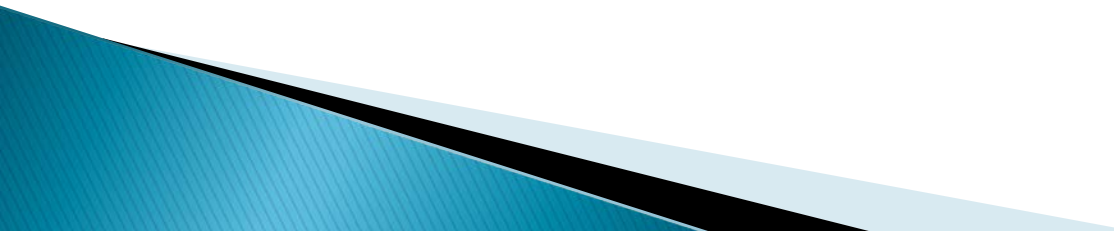
Korporacje / Przemysł

- ▶ Sieci Komputerowe przemysłowe
 - ▶ Pamięci Flash , klucze
 - ▶ HDD
 - ▶ Sieci komputerowe domowe
 - ▶ Drukowanie
 - ▶ Magazynowanie danych
 - ▶ VoIP
 - ▶ Sieci bezprzewodowe
- 

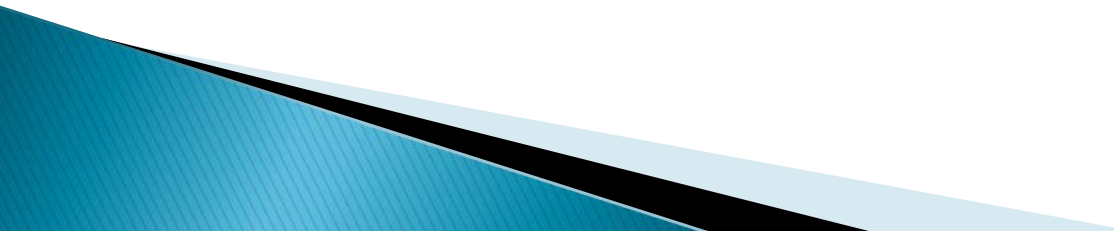
Emerging

- ▶ Kalkulatory naukowe
 - ▶ Urządzenia medyczne
 - ▶ Urządzenie geodezyjne
 - ▶ DotNetCPU
- 

Embedded

- ▶ Samochodowe systemy Body and Convenience
 - ▶ Samochodowe systemy Chassis Control
 - ▶ Samochodowe systemy Powertrain
 - ▶ Samochodowe systemy bezpieczeństwa
 - ▶ SmartCards
- 

Rozwiązania dla domu

- ▶ Set-Top Box (odtwarzacz Blu-Ray)
 - ▶ Telewizja cyfrowa (odtwarzacze, dekodery, telewizory)
 - ▶ Kamery Cyfrowe oraz aparaty
 - ▶ Rozrywka –Konsole do gier : PS3, XBOX360, ATI X1900,
- 

Rozwiązania aplikacyjne

	Cache Size (Inst/ Data)	Tightly Coupled Memory	Memory Mgt	Bus Interface	Thumb	DSP	Jazelle
APPLICATION PROCESSORS							
ARM Cortex-A8	Variable	-	MMU+TrustZone	AMBA 3 AXI	Yes	Yes	Yes
ARM Cortex-A9 MPCore	16k/64k		MMU+TrustZone	AMBA 3 AXI	Yes	Yes	Yes
ARM Cortex-A9 Single Core Processor	16k/64k		MMU+TrustZone	AMBA 3 AXI	Yes	No	Yes
ARM1020E	32k/32k	-	MMU	2x AHB	Yes	Yes	No
ARM1022E	16k/16k	-	MMU	2x AHB	Yes	Yes	No
ARM1026EJ-S	Variable	Yes	MMU or MPU	2x AHB	Yes	Yes	Yes
ARM11 MPCore	Variable	-	MMU + cache coherency	1x or 2x AMBA AXI	Yes	Yes	Yes
ARM1136J(F)-S	Variable	Yes	MMU	5x AHB	Yes	Yes	Yes
ARM1176JZ(F)-S	Variable	Yes	MMU + TrustZone	4x AXI	Yes	Yes	Yes
ARM720T	8k unified	-	MMU	AHB	Yes	No	No
ARM920T	16k/16k	-	MMU	ASB	Yes	No	No
ARM922T	8k/8k	-	MMU	ASB	Yes	No	No
ARM926EJ-S	Variable	Yes	MMU	2x AHB	Yes	Yes	Yes

AMBA

- ▶ Jest to protokół dostępny jako otwarty standard
- ▶ Określa on właściwości komunikacji oraz zarządzania pomiędzy różnymi blokami w systemie SoC (System On-Chip)
- ▶ Obsługuje protokoły AXI, AHB, APB

PrimeCell – Zestawy gotowych bloków IP

AMBA

Note:

- 1 – AHB Wrapper provided in ADK
- 2 – Selectable data bus width
- 3 – 5 AHB-Lite ports; peripheral port is 32-bits
- 4 – 3 AXI ports; peripheral port is 32-bits
- 5 – 4 AXI ports; peripheral port is 32-bits
- 6 – 1 or 2 AXI ports
- 7 – 1 AXI port
- 8 – 1 AXI port; selectable data bus width
- 9 – 3 AHB-Lite ports; 1 APB peripheral port

CPU	Bus Type	Addr Bus Width	Data Bus Width	Notes
SC100	Native	32-bits	32-bits	1
SC200	AHB	32-bits	32-bits	
ARM7TDMI	Native	32-bits	32-bits	1
ARM7TDMI-S	Native	32-bits	32-bits	1
ARM720T	AHB	32-bits	32-bits	
ARM7EJ-S	Native	32-bits	32-bits	1
ARM920T	ASB	32-bits	32-bits	1
ARM922T	ASB	32-bits	32-bits	1
ARM926EJ-S	AHB	32-bits	32-bits	
ARM946E-S	AHB	32-bits	32-bits	
ARM966E-S	AHB	32-bits	32-bits	
ARM968E-S	AHB	32-bits	32-bits	
ARM966H-S	AHB-Lite	32-bits	32-bits	
ARM1020E	AHB	32-bits	64-bits	
ARM1022E	AHB	32-bits	64-bits	
ARM1026EJ-S	AHB-Lite	32-bits	32 or 64-bits	2
ARM1136EJ(F)-S	AHB-Lite (v6)	32-bits	64-bits	3
ARM1156T2(F)-S	AXI	32-bits	64-bits	4
ARM1176JZ(F)-S	AXI	32-bits	64-bits	5
ARM11 MPCore	AXI	32-bits	64-bits	6
Cortex-R4	AXI	32-bits	32-bits	7
Cortex-A8	AXI	32-bits	64 or 128-bits	8
Cortex-M3	AHB-Lite	32-bits	32-bits	9

Rozwiązania Embedded

EMBEDDED PROCESSORS							
ARM Cortex-M1		Yes	-		AMBA AHB-Lite + APB	Yes	No No
ARM Cortex-M3	-	-	MPU (optional)		3x AHB-Lite + APB	Yes	No No
ARM Cortex-R4(F)	0K-64k	Variable	MPU		AMBA 3 AXI	Yes	Yes No
ARM1026EJ-S	Variable	Yes	MMU or MPU		2x AHB	Yes	Yes Yes
ARM1156T2(F)-S	Variable	Yes	MPU		3xAXI	Yes	Yes No
ARM7EJ-S	-	-	-		Yes	Yes	Yes Yes
ARM7TDMI	-	-	-		Yes**	Yes	No No
ARM7TDMI-S	-	-	-		Yes	Yes	No No
ARM946E-S	Variable	Yes	MPU		AHB	Yes	Yes No
ARM966E-S	-	Yes	-		AHB	Yes	Yes No
ARM968E-S	n/a	Yes	DMA		AHB-Lite	Yes	Yes No
ARM996HS	n/a		MPU(optional)		Dual AMBA AHB	Yes	Yes No

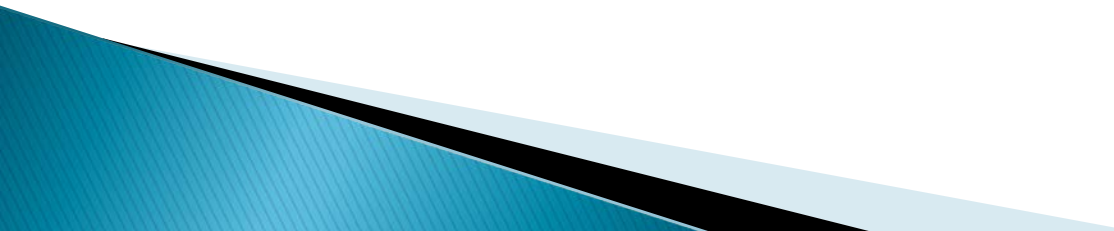
Systemy bezpieczne

SECURE APPLICATIONS							
SecurCore SC100	-	-	MPU	-	Yes	No	No
SecurCore SC200	-	-	MPU	-	Yes	Yes	Yes

Zastosowanie:

- ▶ SmartCards
- ▶ SIM
- ▶ Bnkowość
- ▶ Medycyna
- ▶ Płatna TV

Mobile

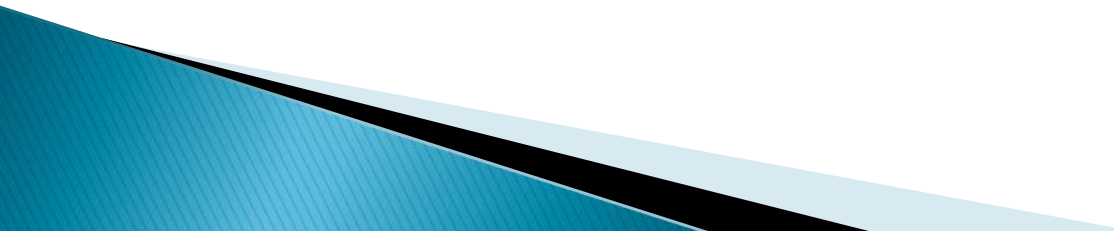
- ▶ Urządzenia Bluetooth
 - ▶ Feature Phones (100\$, Jazelle)
 - ▶ Osobisty asystent cyfrowy PDA (Symbian, Microsoft, Linux, Palm, SavaJE)
 - ▶ GPS (Jazelle)
 - ▶ Odtwarzacze osobiste
 - ▶ Smart Phones
 - ▶ Voice Phones (50\$, grey scale LCD)
- 

ARM Mobile

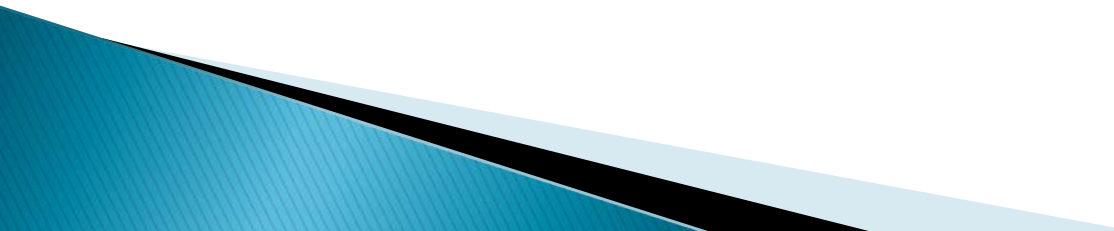
- ▶ Układy o wysokiej wydajności
- ▶ Małe wymiary
- ▶ Mały pobór mocy

- ▶ ARM9, Xscale,

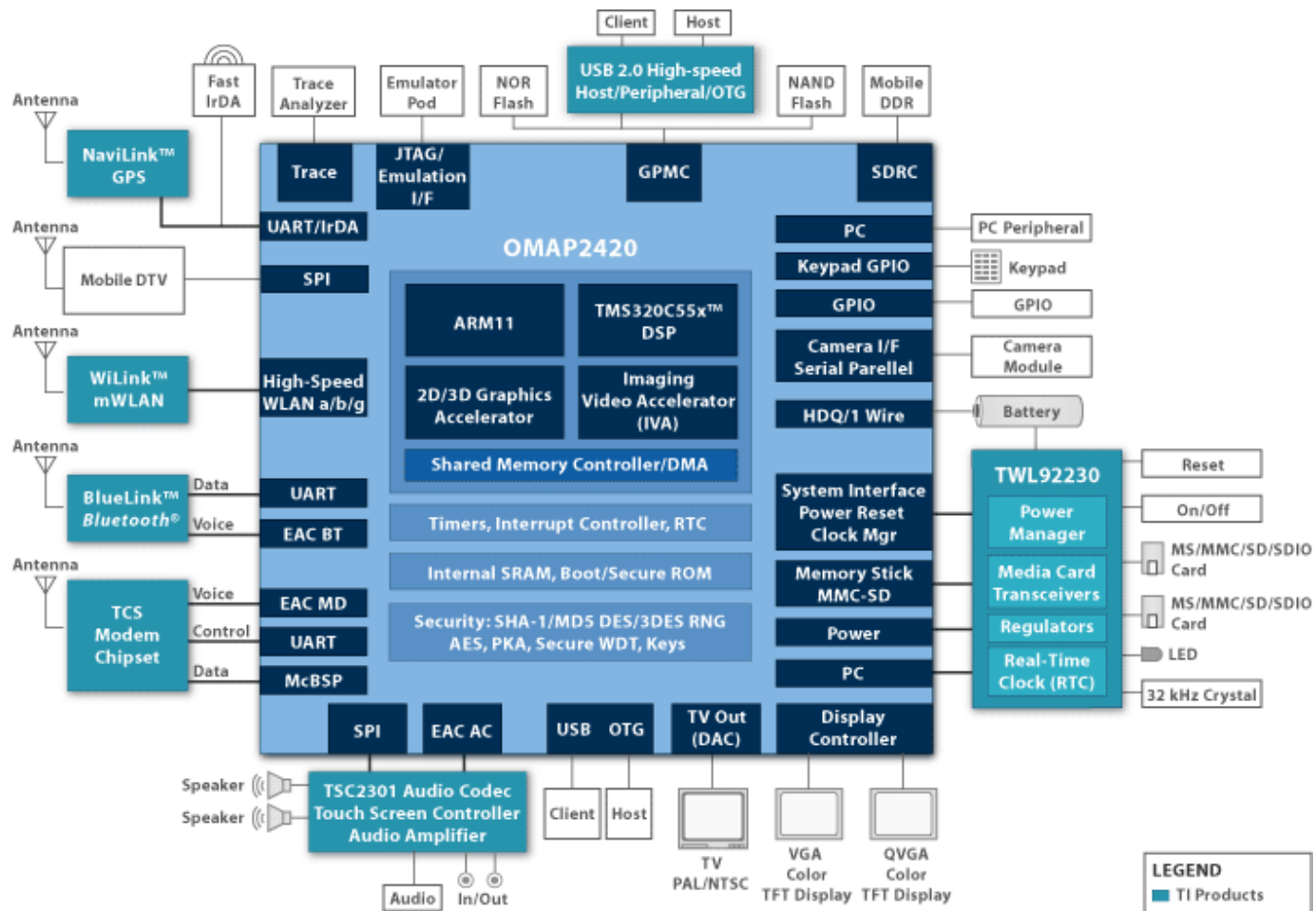
RISC OS

- ▶ Mozilla + Flash
 - ▶ RISC OS Platform
 - ▶ Open Source
 - ▶ Gnome
 - ▶ Nokia N800 (OMAP 2420)
- 

TI OMAP2420

- ▶ 330MHz ARM1136
 - ▶ 220MHz DSP
 - ▶ Akcelerator 2D/3D
 - ▶ Akcelerator obrazu i video
 - ▶ Wysokiej jakości połączenia pomiędzy modułami
 - ▶ Możliwość podłączenia dużej ilości układów zewnętrznych
- 

TI OMAP2420

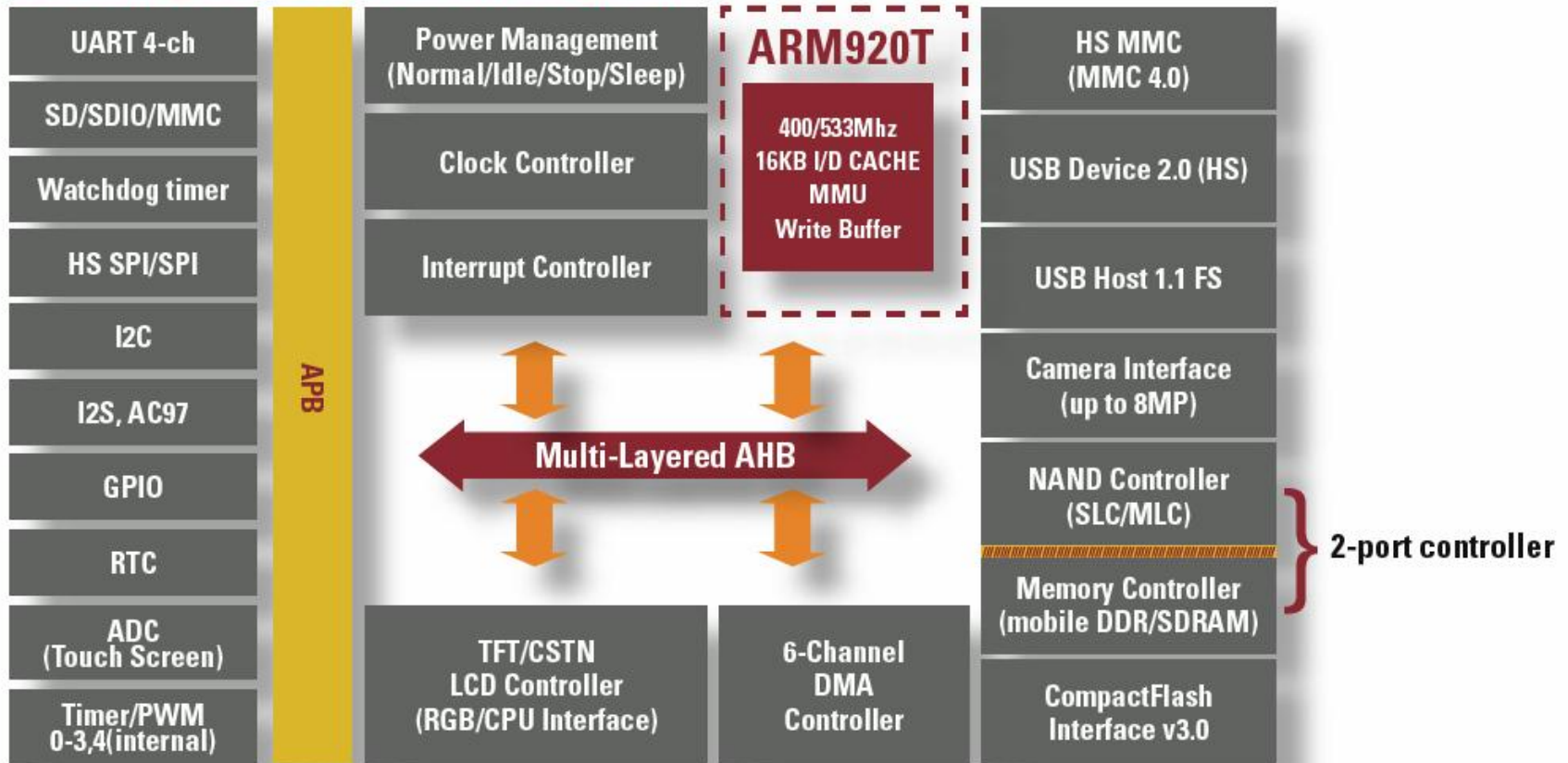


Samsung S3C2443

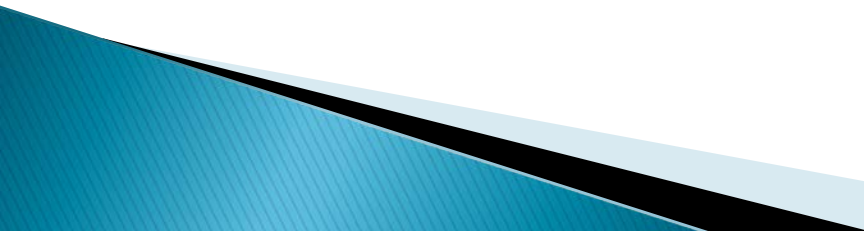
- ▶ ARM920T – 400/533MHz, 16KB I/D Cache
- ▶ Magistrala pamięci 133MHz 2 kanały – DRAM (1GB), SROM: NAND Flash
- ▶ Oszczędne tryby zasilania (Normal, slow, idle, stop, sleep) – sterowanie zegarem dla każdego układu
- ▶ Sterowanie STN (4k kolor)/TFT (24bit +OSD)
- ▶ Full Speed USB 1.1 (+PHY), HS MMC v4.0 (8bit 52MHz), SD,SDIO, MMC
- ▶ 6 kanałów DMA, PC card, ATA, PIO, UDMA,
- ▶ Windows CE, Windows Mobile, Linux

Samsung S3C2443

Samsung S3C2443 Block Diagram



Intel Xscale (ARMv5TE)

- ▶ 7–8 stopniowy potok (Intel® Superpipelined RISC Technology)
 - ▶ Dynamiczne zarządzanie zasilaniem oraz częstotliwością (Intel® Dynamic Voltage Management)
 - ▶ Intel® Media Processing Technology.
 - ▶ 32KB Icache, 32KB Dcache, 2KB mini-data cache
 - ▶ Debug Unit (256 trace history)
- 

Programy w C dla mikroprocesorów

- ▶ Program główny main

```
Int main(void) {  
    //init  
    while (1)  
    {  
        //main program  
    }  
}
```

Programy w C dla mikroprocesorów

- ▶ Plik konfiguracji startowej (Startup.s)

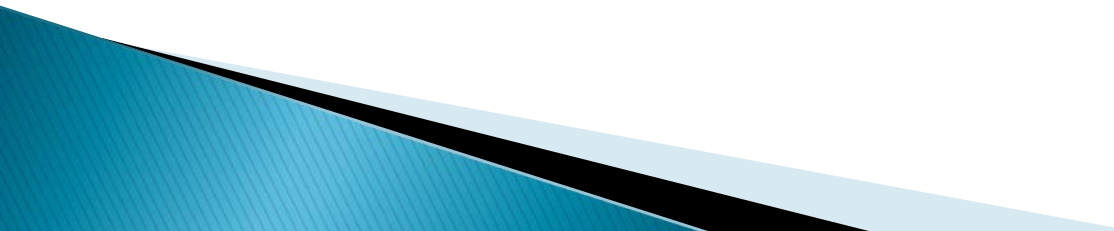
```
EXTERN          My_Int
;*****
;
;
; The vector table.
;
;*****
EXPORT __Vectors
__Vectors
DCD    StackMem + Stack      ; Top of Stack
DCD    Reset_Handler        ; Reset Handler
DCD    NmiSR                 ; NMI Handler
DCD    FaultISR              ; Hard Fault Handler
DCD    IntDefaultHandler     ; MPU Fault Handler
DCD    IntDefaultHandler     ; Bus Fault Handler
DCD    IntDefaultHandler     ; Usage Fault Handler
DCD    0                     ; Reserved
...
DCD    My_Int ;Timer1 Int Handler
...
```


Programy w C dla mikroprocesorów

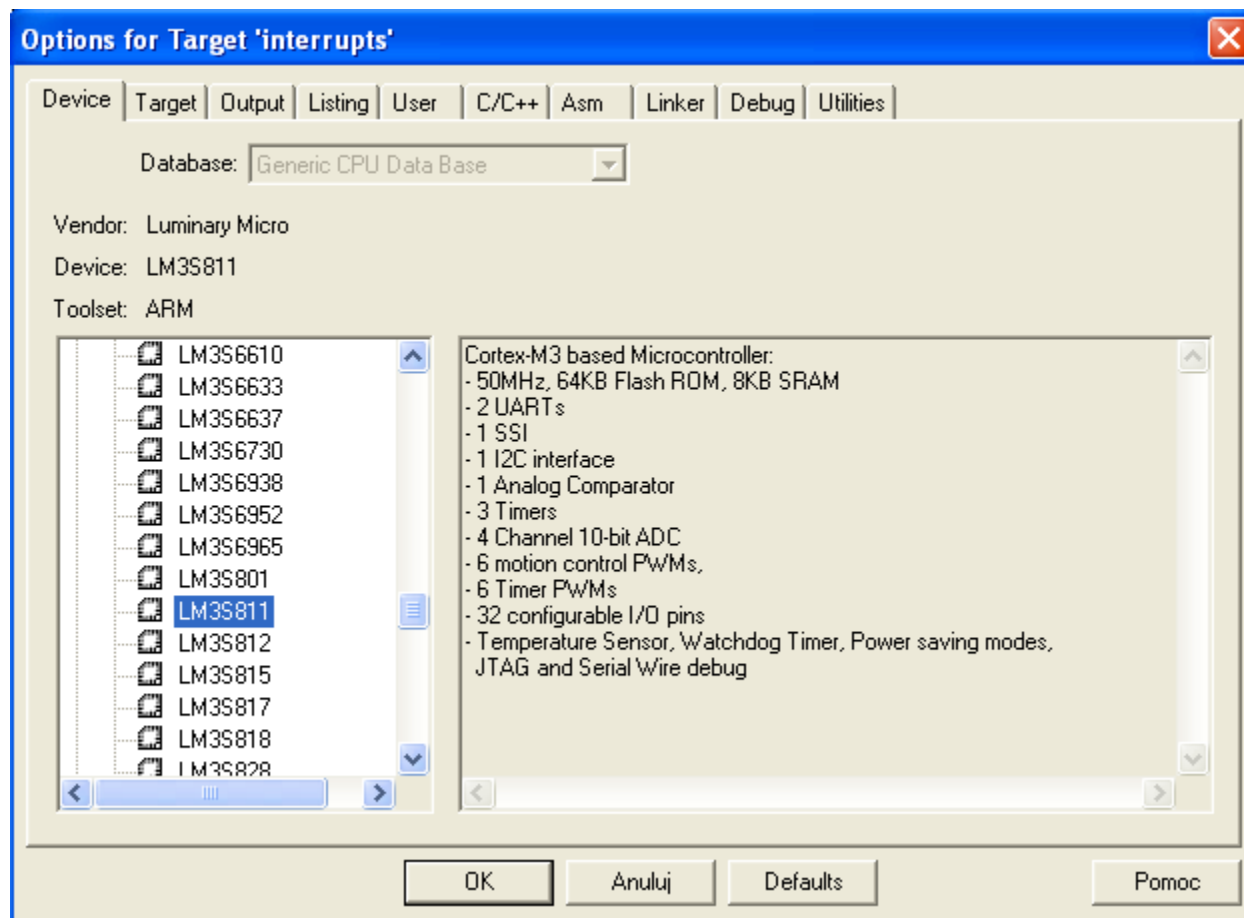
- ▶ Przerwania:

W zależności od kompilatora tworzone jako zwyczajna funkcja wraz z odpowiednimi dyrektywami określającymi że dana funkcja jest przerwaniem

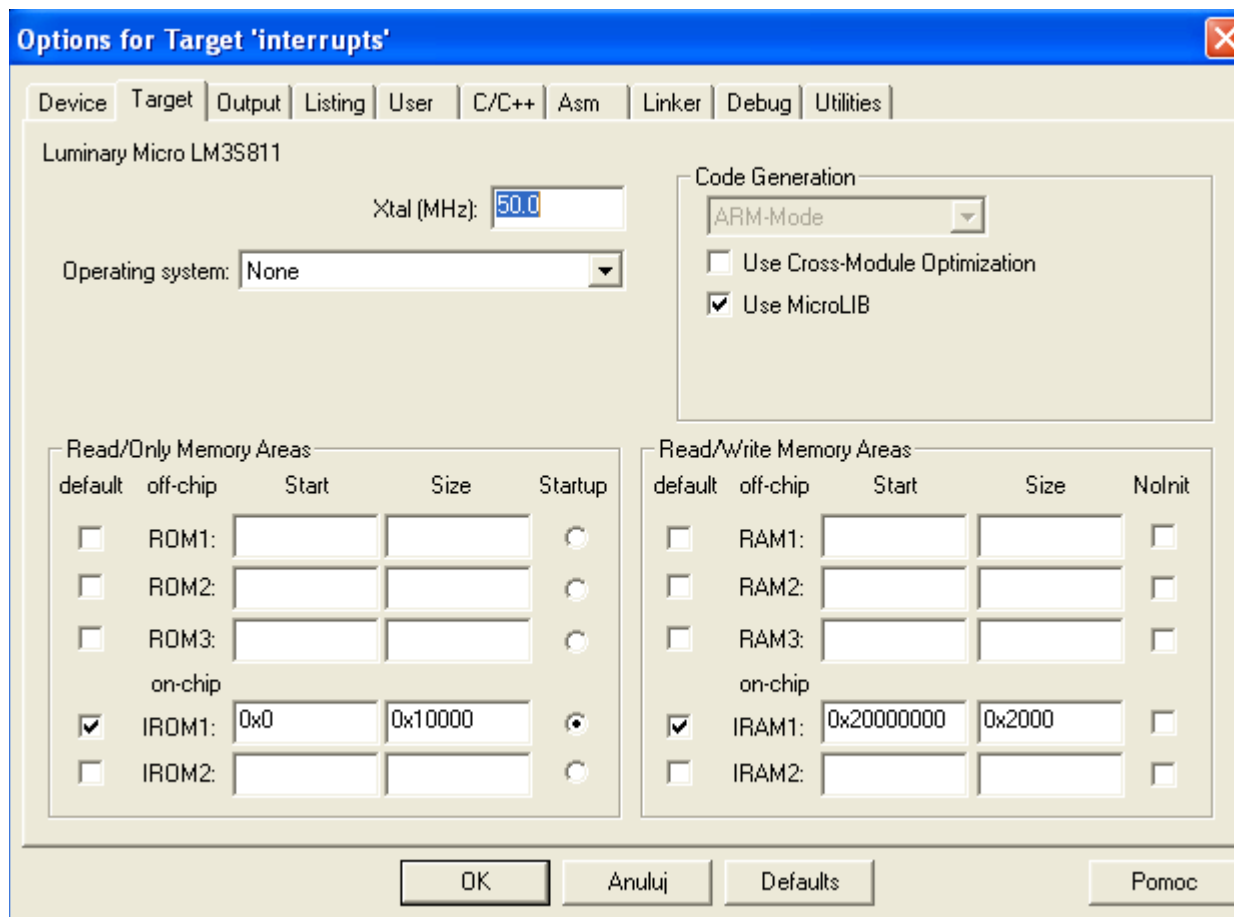
- ▶ Funkcje niskiego poziomu dla konkretnego sprzętu (Retarget.c)



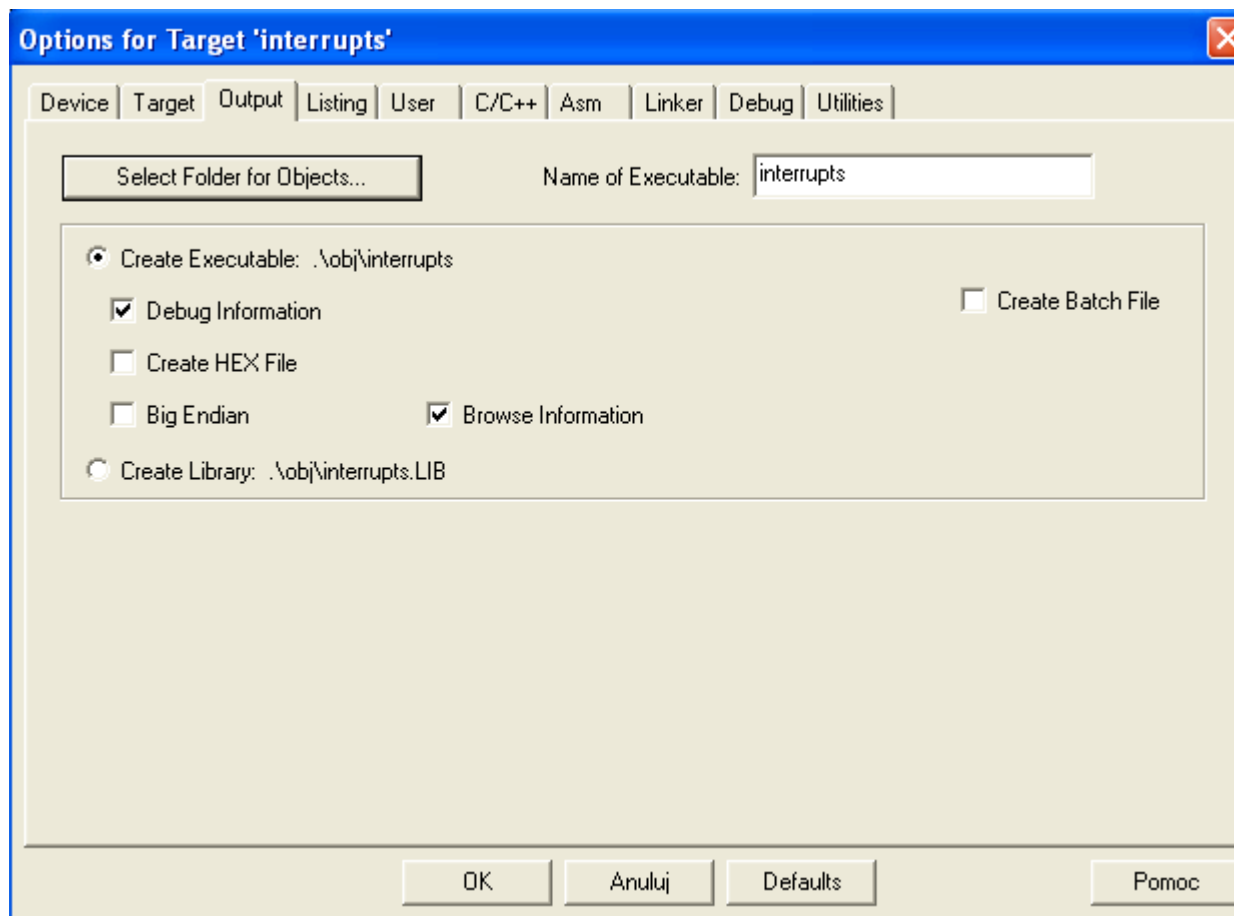
Keil



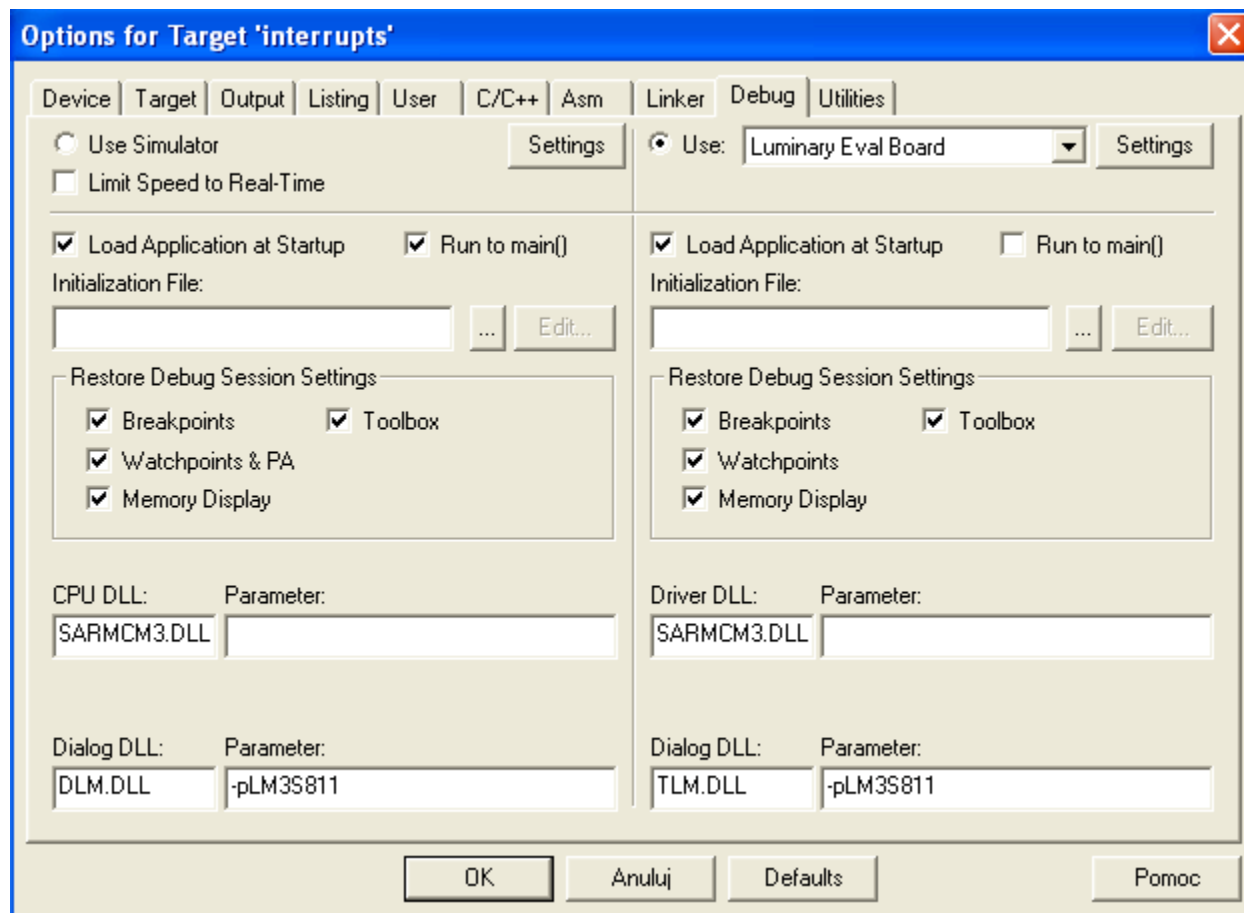
Keil



Keil



Keil



Keil

