

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
o	oooo ooo ooooo	oooo oo oooooo	ooo ooo	o ooooo ooo	

Architektura komputerów

Procesor

prof. dr hab. inż. Joanna Józefowska

Poznań, rok akademicki 2009/2010

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
o	●ooo ooo ooooo	oooo oo oooooo	ooo ooo	o ooooo ooo	

Procesor

- procesor (ang. processor) - urządzenie cyfrowe sekwencyjne potrafiące pobierać dane z pamięci, interpretować je i wykonywać jako rozkazy,
- CPU (ang. Central Processing Unit) - centralna jednostka wykonawcza, w komputerach klasy PC jest to zwykle procesor, w superkomputerach może to być układ wieloprocesorowy,
- wykonywane są zwykle jako układy scalone zamknięte w hermetycznej obudowie, często posiadającej złożone wyprowadzenia,
- sercem jest monokryształ krzemu, na który naniesiono techniką fotolitografii szereg warstw półprzewodnikowych, tworzących, w zależności od zastosowania, sieć od kilku tysięcy do kilkuset milionów tranzystorów,
- połączenia wykonane są z metalu (aluminium, miedź),

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
o	oooo ooo ooooo	oooo oo oooooo	ooo ooo	o ooooo ooo	

Plan wykładu

- 1 Plan wykładu
- 2 Budowa procesora
 - Procesor jako urządzenie
 - Elementy procesora
 - Rejestry procesora
- 3 Działanie procesora
 - Cykl rozkazowy
 - Tryby adresowania
 - System przerwań
- 4 Wydajność procesora
 - Podstawowe pojęcia
 - Architektura procesora
- 5 Magistrala systemowa
 - Budowa magistrali
 - Kanały DMA



prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
o	oooo ooo ooooo	oooo oo oooooo	ooo ooo	o ooooo ooo	

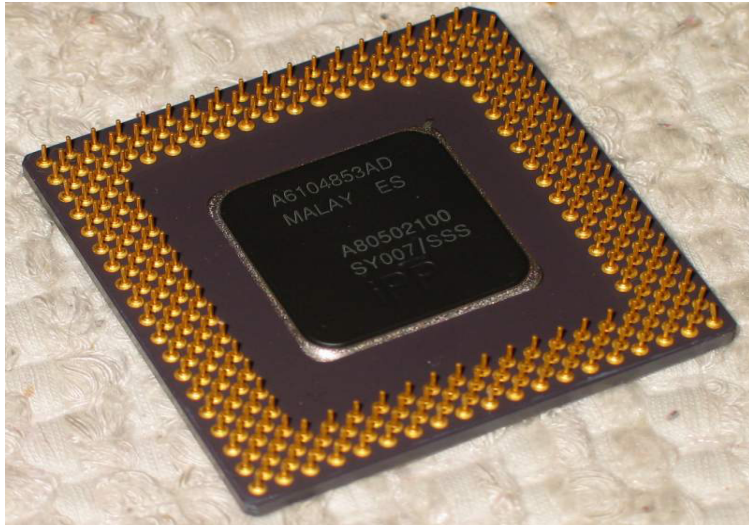
Procesor

- ważnym parametrem procesora jest rozmiar elementów budujących jego strukturę,
- współczesne procesory używane w komputerach osobistych wykonywane są w technologii pozwalającej na uzyskanie elementów:
 - o rozmiarach mniejszych niż 45 nm,
 - pracujących z częstotliwością kilku GHz,
- według planów największych producentów procesorów, pod koniec roku 2010 powinny pojawić się procesory wykonane w technologii 32 nm.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Procesor Intel Pentium



prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Przykładowa charakterystyka procesora (2008 r.)

Sklep komputerowy: » Procesory » Intel » Quad Core (\$775, quad core, 64-bit)

Intel Core2 Quad Q9550 2.83 GHz (\$775/45nm) BOX
kod KT: [PRC2Q9550B] kod producenta: [BX80569Q9550] kod MAX: [PR-INCZE-INT-014]

Producent: **Intel**

Oceń produkt:
10 / 10 (17 opinii)
Kliknij gwiazdkę aby dodać opinię

Cechy produktu	Opinie użytkowników	Dostępność i powiadomienia	Recenzja benchmark.pl	Akcesoria/Top 10 powiązane kategorie
Gwarancja: 3 lata producent: Intel typ procesora: Intel Core2 Quad model procesora: Q9550 typ gniazda: Socket 775 proces technologiczny: 6.045 częstotliwość taktowania procesora: 2 830 MHz częstotliwość taktowania magistrali: 1 333 MHz mnóżnik: 8.5 x pojemność pamięci cache L2: 12 288 kb zużycie prądu: 95 W wersja produktu: BOX dołączony wentylator: tak MMX EM64T SSE3 Execute Disable Bit SSE2 dodatkowe informacje: cztery rdzenie				

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Elementy procesora

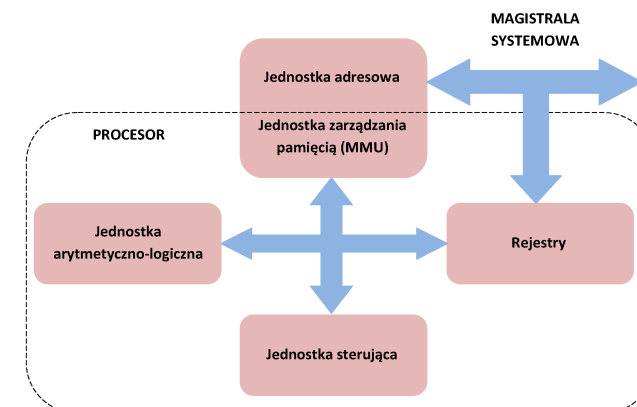
W funkcjonalnej strukturze procesora wyróżnia się następujące elementy:

- zespół rejestrów do przechowywania danych i wyników, rejestry mogą być ogólnego przeznaczenia, lub mają specjalne przeznaczenie,
- jednostkę arytmetyczną (arytmometr) do wykonywania operacji obliczeniowych na danych,
- układ sterujący przebiegiem wykonywania programu,
- producenci procesorów: Fujitsu, AMD, Intel, Toshiba, Sony, IBM, Freescale (dawniej jako Motorola), Texas Instruments, VIA Technologies.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Budowa procesora



prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
	○○○○ ○○● ○○○○○	○○○○ ○○ ○○○○○○	○○○ ○○○○	○ ○○○○○ ○○○	

Funkcje elementów procesora

- W arytmometrze (jednostka arytmetyczno-logiczna) wykonywane są wszystkie obliczenia realizowane przez komputer.
- Układy sterujące odpowiadają za dostarczenie arytmometrowi danych do obliczeń z pamięci operacyjnej oraz przekazywanie wyników obliczeń z powrotem do pamięci oraz właściwą kolejność przetwarzania.
- W rejestrach procesora przechowuje się adresy wybranych miejsc pamięci operacyjnej oraz dane i wyniki obliczeń.
- W wyróżnionym rejestrze nazywanym licznikiem rozkazów jest umieszczany adres miejsca w pamięci wewnętrznej zawierającego bieżący rozkaz dla procesora.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
	○○○○ ○○○ ○○○ ●○○○○	○○○○ ○○ ○○○○○○	○○○ ○○○○	○ ○○○○○ ○○○	

Rejestr - co to jest?

- Rejestry procesora to komórki pamięci o niewielkich rozmiarach (najczęściej 4/8/16/32/64/128 bitów) umieszczone wewnątrz procesora i służące do przechowywania tymczasowych wyników obliczeń, adresów lokacji w pamięci operacyjnej itd.
- Rejestry procesora stanowią najwyższy szczebel w hierarchii pamięci, są najszybszym, najdroższym z rodzajów pamięci komputera, a także o najmniejszej pojemności.
- Realizowane zazwyczaj za pomocą przerzutników dwustanowych, z reguły jako tablica rejestrów (blok rejestrów, z ang. register file).
- Liczba rejestrów zależy od zastosowania procesora. Może to być jeden rejestr danych zwany akumulatorem, kilkanaście (PC), kilkaset (komputery serwerowe).

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
	○○○○ ○○○ ○○○ ●○○○○	○○○○ ○○ ○○○○○○	○○○ ○○○○	○ ○○○○○ ○○○	

Klasyfikacja rejestrów procesora

- Rejestry ogólnego przeznaczenia (ang. general purpose registers) mogą przechowywać dowolne wartości (np. tymczasowe wyniki), a ich zawartość nie ma bezpośredniego wpływu na sposób przetwarzania lub wybór danych
- Rejestry specjalnego przeznaczenia (ang. special purpose registers) pełnią szczególną rolę w czasie wykonywania programu (np. licznik rozkazów, wskaźnik stosu).
- Rejestry ogólnego przeznaczenia ze specyficzną funkcjonalnością mogą na ogół przechowywać dowolne wartości, ale spełniają szczególną funkcję w czasie wykonywania niektórych instrukcji (np. licznik pętli, rejestr bazowy).

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
	○○○○ ○○○ ○○○ ○○●○○	○○○○ ○○ ○○○○○○	○○○ ○○○○	○ ○○○○○ ○○○	

Klasyfikacja rejestrów procesora

Typowe rejestry procesora

- akumulator - przechowuje operand lub wynik operacji arytmetycznej,
- licznik rozkazów - zawiera adres następnej instrukcji do wykonania,
- rejestr flagowy - zawiera bity, które są ustawiane w celu zasygnalizowania specyficznego stanu przetwarzania (np. przeniesienie, przepełnienie, bit znaku, bit przerwania itp.).

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○●	○○○○ ○○ ○○○○○	○○○ ○○○	○ ○○○○ ○○○	

Model programowy procesora

(ang. ISA - Instruction Set Architecture)

czasem także nieściśle architektura procesora — ogólne określenie dotyczące organizacji, funkcjonalności i zasad działania procesora, widoczne z punktu widzenia programisty jako dostępne mechanizmy programowania.

Na model programowy procesora składają się m.in.:

- lista instrukcji procesora,
- typy danych,
- dostępne tryby adresowania,
- zestaw rejestrów dostępnych dla programisty,
- zasady obsługi wyjątków i przerw.

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○●	○○○○ ○○ ○○○○○	○○○ ○○○	○ ○○○○ ○○○	

Model programowy procesora

Procesory posiadające ten sam model programowy są ze sobą kompatybilne, co oznacza, że mogą wykonywać te same programy w taki sam sposób (funkcjonalny). W początkowej historii procesorów model programowy procesora zależał od fizycznej implementacji procesora i niejednokrotnie całkowicie z niej wynikał. Obecnie tendencja jest odwrotna i stosuje się bardzo różne implementacje fizyczne (mikroarchitektury) pochodzące od różnych producentów, natomiast realizujące tę samą ISA.

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	●○○○ ○○ ○○○○○	○○○ ○○○	○ ○○○○ ○○○	

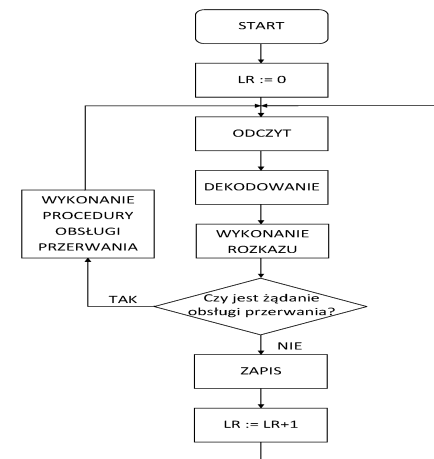
Cykl rozkazowy

Praca procesora odbywa się w cyklach rozkazowych.

- Cykl rozkazowy — cykl działań procesora i jego interakcji z pamięcią operacyjną związanych z realizacją rozkazu.
- Cykl rozkazowy składa się z faz, zwanych cyklami maszynowymi.

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	●○○○ ○○○ ○○○○○	○○○○ ○○ ○○○○○	○○○ ○○○	○ ○○○○ ○○○	

Algorytm cyklu rozkazowego



Start

jest inicjowany przez sygnał **RESET**.

Przerwanie

jest inicjowane przez sygnał **INT** (INTerrupt request).

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
o	oooo ooo ooooo	ooo● oo oooooo	ooo oooo	o ooooo ooo	

Fazy cyklu rozkazowego

- 1 Zawartość miejsca pamięci wewnętrznej wskazywanego przez licznik rozkazów LR zostaje przesłana do układów sterujących procesora,
- 2 W układach sterujących następuje rozdzielenie otrzymanej informacji na dwa pola: pole operacji (adres rozkazu) i pole argumentów (adresy danych i wyniku).
- 3 Na podstawie wyznaczonych adresów następuje przesłanie z pamięci wewnętrznej argumentów do odpowiednich rejestrów, a na podstawie adresu rozkazu arytmometr wykonuje odpowiednie działanie (operację arytmetyczną lub logiczną) na zawartościach rejestru.
- 4 Wynik przetwarzania (wynik wykonanej operacji) jest wysyłany do pamięci wewnętrznej pod adres przeznaczenia wyniku.
- 5 Następuje zmiana wartości licznika rozkazów LR tak, aby wskazywał on kolejny rozkaz dla procesora.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
o	oooo ooo ooooo	ooo● oo oooooo	ooo oooo	o ooooo ooo	

Klasyfikacja rozkazów procesora

- Rozkazy transferu (kopiowania) danych
 - wewnątrz między rejestrami,
 - między rejestrami a pamięcią,
 - między rejestrami a portami wejścia-wyjścia.
- Rozkazy przetwarzania danych
 - rozkazy arytmetyczne: dodawanie, odejmowanie, mnożenie, dzielenie, inkrementacja itp.,
 - bitowe rozkazy logiczne — AND, OR, XOR, NOT itp.
- Rozkazy porównania.
- Rozkazy przekazywania sterowania
 - rozkazy skoków i rozgałęzień warunkowych,
 - rozkazy wywołania podprogramu i powrotu z podprogramu.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
o	oooo ooo ooooo	ooo● oo oooooo	ooo oooo	o ooooo ooo	

Tryb adresowania

Co to jest?

Sposób uzyskiwania argumentów z pamięci nazywa się trybem adresowania.

Jeśli argument można uzyskiwać na wiele sposobów, czyli procesor ma dużo trybów adresowania, to programowanie jest łatwiejsze i bardziej efektywne.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

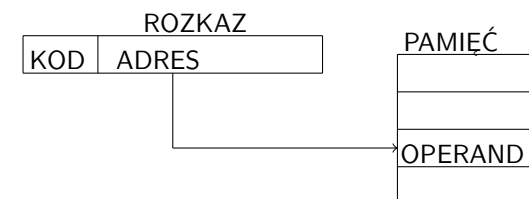
Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
o	oooo ooo ooooo	ooo● oo oooooo	ooo oooo	o ooooo ooo	

Tryby adresowania (1)

- **natychmiastowy** - operand znajduje się w pamięci wraz z kodem rozkazu (stanowi składową samego rozkazu),



- **bezpośredni** - operand znajduje się w pamięci pod adresem wskazanym bezpośrednio w rozkazie,

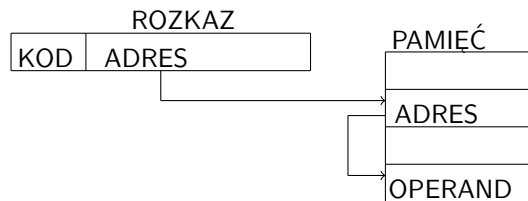


prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

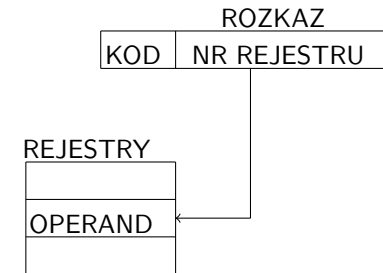
Tryby adresowania (2)

- **pośredni** - operand znajduje się w pamięci pod adresem przechowywanym w miejscu wskazanym w rozkazie,



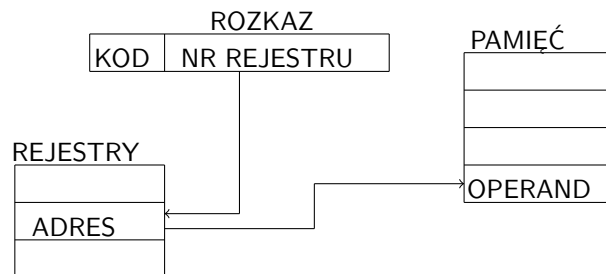
Tryby adresowania (3)

- **rejestrowy** - operand znajduje się w jednym z rejestrów procesora, wskazanym odpowiednio w rozkazie,



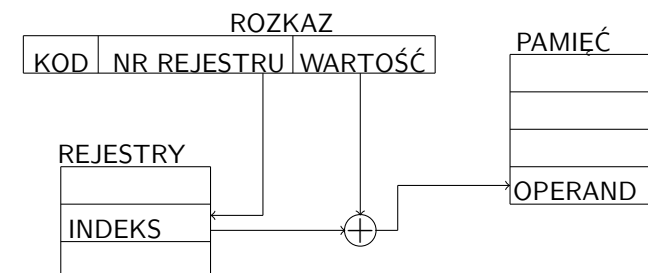
Tryby adresowania (4)

- **rejestrowy pośredni** - operand znajduje się w pamięci pod adresem przechowywanym w jednym z rejestrów, wskazanym w rozkazie,



Tryby adresowania (5)

- **indeksowy** - operand znajduje się w pamięci pod adresem przesuniętym o pewną wartość podaną w rozkazie w stosunku do adresu przechowywanego w jednym z rejestrów, również wskazanym w kodzie rozkazu (adres operandu jest sumą zawartości rejestru oraz przesunięcia),



Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ●○○○○○	○○○ ○○○	○ ○○○○○ ○○○	

Przerwania

Co to jest?

Przerwanie to sygnał powodujący zmianę przepływu sterowania, niezależnie od aktualnie wykonywanego programu.

- Jeżeli procesor otrzyma sygnał informujący go o żądaniu obsługi przerwania następuje przerwanie obliczeń, zapamiętanie stanu licznika rozkazów i wykonanie podprogramu (procedury) obsługi przerwania.
- Dalsze zachowanie się procesora jest uzależnione od podprogramu obsługującego przerwanie.
- Wyróżniamy przerwania sprzętowe i programowe.

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ●○○○○○	○○○ ○○○	○ ○○○○○ ○○○	

Przerwania sprzętowe

- zewnętrzne – sygnał przerwania pochodzi z zewnętrznego układu obsługującego przerwanie sprzętowe; służą one do komunikacji z urządzeniami zewnętrznymi, np. z klawiaturą, napędami dysków itp.
- wewnętrzne, nazywane wyjątkami (ang. exceptions) – zgłaszane przez procesor dla sygnalizowania sytuacji wyjątkowych (np. dzielenie przez zero);

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ○○●○○○	○○○ ○○○	○ ○○○○○ ○○○	

Przerwania wewnętrzne

- faults (niepowodzenie) – sytuacje, w których aktualnie wykonywana instrukcja powoduje błąd; gdy procesor powraca do wykonywania przerwanej instrukcji wykonuje tę samą instrukcję która wywołała wyjątek;
- traps (pułapki) – sytuacja, która nie jest błędem, jej wystąpienie ma na celu wykonanie określonego kodu; wykorzystywane przede wszystkim w debuggerach; gdy procesor powraca do wykonywania przerwanej instrukcji wykonuje następną, po tej która wywołała wyjątek, instrukcję;
- aborts – błędy, których nie można naprawić.

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ○○○●○○	○○○ ○○○	○ ○○○○○ ○○○	

Przerwania programowe

- z kodu programu wywoływana jest procedura obsługi przerwania,
- najczęściej wykorzystywane do komunikacji z systemem operacyjnym, który w procedurze obsługi przerwania umieszcza kod wywołujący odpowiednie funkcje systemowe w zależności od zawartości rejestrów ustawionych przez program wywołujący, lub z oprogramowaniem wbudowanym jak procedury BIOS lub firmware.

Kanały IRQ

Interrupt Request

żądanie przerwania, rozkaz zaprzestania wykonywania aktualnego zadania i rozpoczęcia wykonywania innego, wydany procesorowi przez jedno z urządzeń zewnętrznych bądź system operacyjny.

- W komputerach klasy PC jest 15 kanałów IRQ, przy czym większość z nich jest przydzielona do standardowych urządzeń, takich jak np. porty COM.
- Urządzenia instalowane przez użytkownika (jak np. karty graficzne bądź dźwiękowe) mają przydzielane pozostałe IRQ.
- W zależności od systemu operacyjnego oraz typu karty, IRQ jest przydzielane za pomocą odpowiedniego oprogramowania lub zostaje automatycznie przydzielone przez system.
- Zarządzaniem kanałami IRQ zajmuje się tzw. kontroler przerwań.

Kanały IRQ

IRQ	Urządzenie	IRQ	Urządzenie
0	Zegar systemowy	7	LPT1
1	Klawiatura	8	Zegar czasu rzeczywistego
2	Wyjście kaskadowe dla układu SLAVE	9	Wywołanie przerwania IRQ2
3	COM2	10	Zarezerwowane
4	COM1	11	Zarezerwowane
5	LPT2	12	Zarezerwowane
6	Kontroler napędu dysków elastycznych	13	Koprocessor arytmetyczny
		14	Kontroler dysku twardego
		15	Zarezerwowane

Parametry wpływające na wydajność procesora

- szybkość (częstotliwość taktowania MHz) ^{*)},
- częstotliwość taktowania magistrali danych (szybkość przekazywania danych do urządzeń wejściowych i wyjściowych),
- architektura procesora,
- wielkość magistrali danych (liczba przesyłanych jednocześnie bitów),
- wielkość pamięci CACHE pierwszego (L1) i drugiego (L2) poziomu.

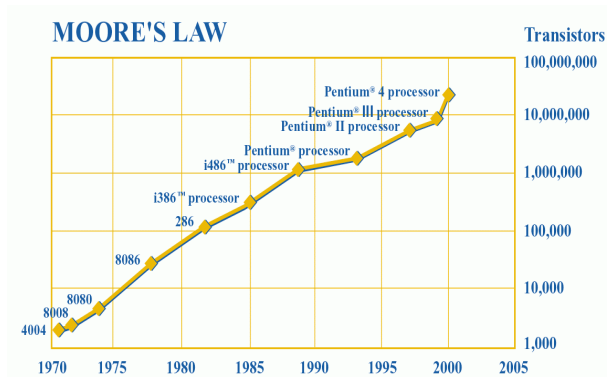
^{*)} Wszystkie operacje wykonywane przez procesor synchronizowane są impulsami przychodzącymi z zegara.

Zegar systemowy

- Komputer złożony z pamięci, procesora i układów wejścia/wyjścia będzie prawidłowo funkcjonował, o ile coś nada mu rytm pracy – tym elementem jest **zegar systemowy**.
- Częstotliwość cyklu zegarowego** to podstawowa szybkość, z jaką komputer wykonuje podstawowe operacje wyrażona w cyklach na sekundę.
- Szybkość komputera mierzona jest w następujących jednostkach:
 - MIPS** (Milion Instructions per Second) – milionów rozkazów procesora wykonywanych przez sekundę,
 - Megaflop** - jednostka szybkości działania komputera równa $2^{20} = 1,048,576$ operacji zmiennoprzecinkowych na sekundę.

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○○○○○○	○○● ○○○○	○ ○○○○○ ○○○	

Prawo Moore'a



prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ○○○○○○○	○○○ ●○○○	○ ○○○○○ ○○○	

Klasyfikacja

- **CISC** = Complex Instruction Set Computers
- **RISC** = Reduced Instruction Set Computers
- **EPIC** = Explicitly Parallel Instruction Computing

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○○○○○○	○○○ ○○●○	○ ○○○○○ ○○○	

Architektura CISC

- lata 60-te i 70-te XX wieku,
- instrukcje języka wysokiego poziomu powinny mieć proste odwzorowanie w instrukcjach procesora,
- rozbudowana, uniwersalna lista rozkazów,
- zróżnicowany format rozkazów,
- dane lokalne są przechowywane na stosie w pamięci,
- rejestry służą do adresowania pamięci i przechowywania danych tymczasowych,
- do pamięci może się odwoływać bezpośrednio duża liczba rozkazów,
- różnorodność trybów adresowania pamięci,
- niska wydajność.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ○○○○○○○	○○○ ○○●○	○ ○○○○○ ○○○	

Architektura RISC

- lata 80-te XX wieku,
- skalarne obiekty lokalne są przechowywane w rejestrach procesora,
- odwołania do pamięci ograniczają się do dostępu do danych strukturalnych oraz przeładowywania ramki stosu podczas przekazywania sterowania pomiędzy procedurami,
- duży zestaw rejestrów mieści co najmniej dane jednej procedury,
- aby nie niszczyć danych podczas operacji, instrukcje specyfikują oddzielnie argumenty źródłowe i przeznaczenia,
- ograniczona liczba odwołań do pamięci umożliwia redukcję liczby i złożoności dostępnych trybów adresowania.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Architektura EPIC

- architektury CISC oraz RISC posiadają pewne wady, dlatego obecnie wykorzystuje się technologie ich łączenia,
- procesory Intel'a z punktu widzenia programisty widziane są jako CISC, ale ich rdzeń jest RISC-owy,
- rozkazy CISC są rozbijane na mikrorozkazy, które są następnie wykonywane przez RISC-owy blok wykonawczy,
- dotatkowo część poleceń wykonywana jest równolegle.

Magistrala

Funkcje i struktura

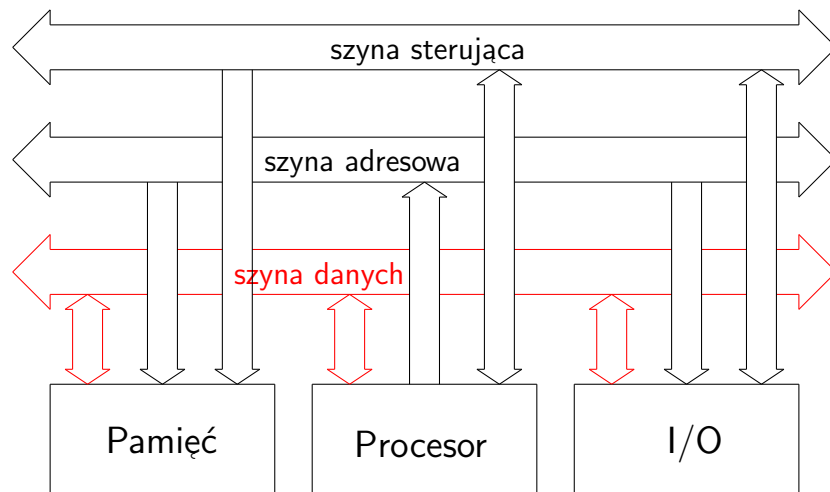
Magistrala (szyna, ang.: bus) – zespół łączący dwa lub więcej układów będących nadawcą lub odbiorcą informacji.

Składa się z:

- szyny danych,
- szyny adresów,
- szyny sterującej.

Ważną cechą charakterystyczną magistrali jest jej szerokość, która mówi o liczbie bitów informacji, która może zostać przesłana jednocześnie tą magistralą.

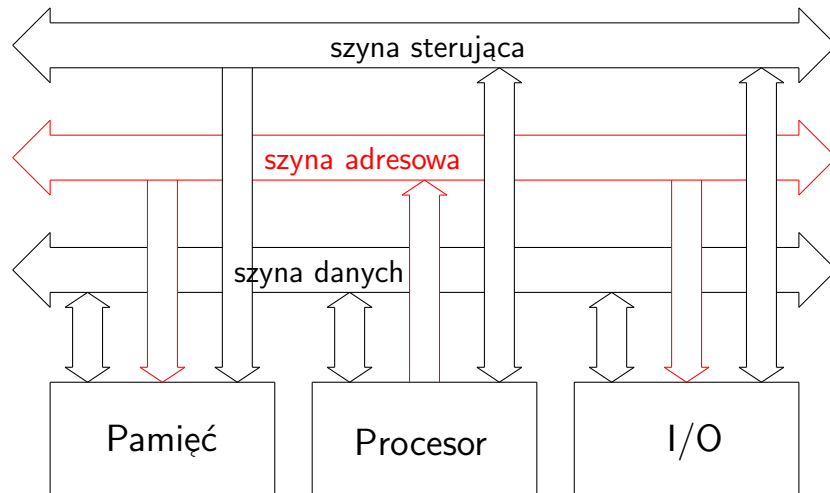
Architektura współczesnego komputera



Magistrala danych (ang. Data Bus)

- jest kanałem przez który płyną w obie strony dane,
- ma określoną szerokość, zwykle 8, 16, 32, lub 64 bity,
- szybkość szyny m.im. określa wydajność systemu komputerowego – jeśli szyna danych ma szerokość 16 bitów, a wykonywany rozkaz 32 bity, to procesor musi łączyć się z modułem pamięci 2-krotnie w czasie cyklu zegarowego.

Architektura współczesnego komputera



prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

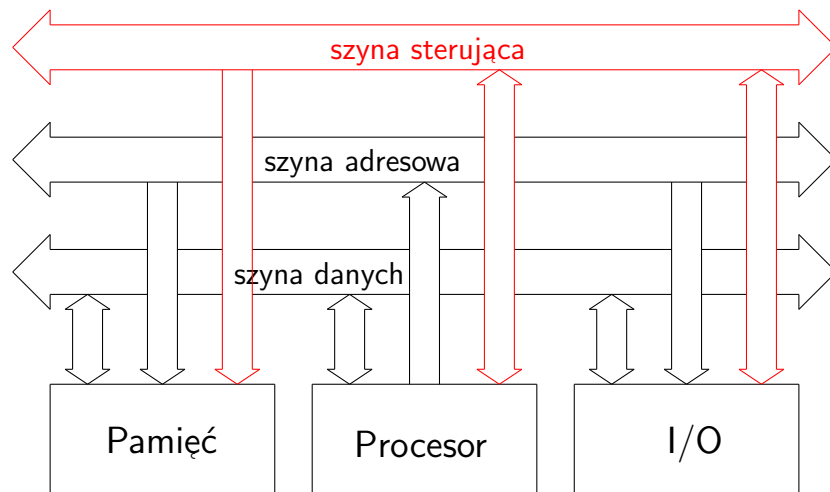
Magistrala adresowa (ang. Address Bus)

- dostarcza informacji o adresach pod które mają trafić dane, lub spod których mają zostać odczytane,
- szerokość magistrali adresowej jest bardzo ważna, mówi ona o tym jaką przestrzeń adresową możemy obsłużyć za pomocą danego procesora,
- na 10-cio bitowej magistrali adresowej możemy wyznaczyć adresy zaledwie 1024 komórek pamięci ($2^{10} = 1024$).

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Architektura współczesnego komputera



prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Magistrala sterująca (ang. System Bus)

- jest kanałem do przesyłania informacji o stanie systemu, zachowaniach urządzeń zewnętrznych itp.,
- szerokość tej magistrali interesuje producentów płyt głównych i układów towarzyszących.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ○○○○○	○○○ ○○○○	○ ○○○○● ○○○	

Standardy magistrali

- Standard ISA (Industry Standard Architecture)), 16 bitowa, 8 MHz, 8 MB/s,
- Standard EISA (Enhanced Industry Standard Architecture), 32 bitowa, do 33 MB/s,
- Standard PCI (Peripheral Component Interconnect), 32 bitowa, 33 MHz, 132 MB/s, umożliwia automatyczne rozpoznanie i konfigurowanie podłączanych urządzeń (Plug and Play),
- Standard USB (Universal Serial Bus) – nowy standard do połączenia do 127 urządzeń (urządzenia peryferyjne, aparaty cyfrowe itp.), Plug and Play.
- Standard IEEE-1394 – nowy standard, mający w przyszłości zastąpić wszystkie magistrale (inne nazwy: FireWire, Lynx, I-link).

prof. dr hab. inż. Joanna Józefowska

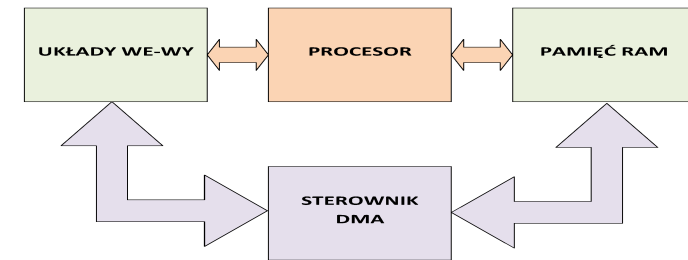
Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ○○○○○	○○○ ○○○○	○ ○○○○ ●○○	

Kanały DMA

Direct Memory Access

technika, w której inne układy (np. kontroler dysku twardego, karta dźwiękowa, itd.) mogą korzystać z pamięci operacyjnej RAM lub (czasami) portów we-wy pomijając przy tym procesor główny - CPU.



prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ○○○○○	○○○ ○○○○	○ ○○○○ ○●○	

Zasada DMA

- Wymaga współpracy ze strony procesora, który musi zaprogramować kontroler DMA do wykonania odpowiedniego transferu, a następnie na czas przesyłania danych zwolnić magistralę systemową.
- Sam transfer jest już zadaniem wyłącznie kontrolera DMA.
- Realizacja cykli DMA może przez urządzenie być zrzucona na specjalny układ (np. w komputerach PC) lub być realizowana samodzielnie przez urządzenie.
- Istnieje specjalna procedura DMA, "Scatter-Gather" (dosł.: rozrzuć-zbierz), pozwalająca przenosić dane do wielu obszarów pamięci w pojedynczym transferze. Pod względem skutków jest to równoważne połączeniu łańcuchowemu kilku transferów, jednak jest wyraźnie szybsze.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
○	○○○○ ○○○ ○○○○○	○○○○ ○○ ○○○○○	○○○ ○○○○	○ ○○○○ ○●○	

Zalety DMA

- DMA ma za zadanie odciążyć procesor główny od samego przesyłania danych z miejsca na miejsce (np. z urządzenia wejściowego do pamięci), procesor może w tym czasie zająć się "produktywnym" działaniem, wykonując kod programu pobrany uprzednio z pamięci RAM do pamięci cache operujący na danych w tejże pamięci zgromadzonych.
- Specjalizowane układy wspomagające DMA (np. te spotykane w PC) potrafią też kopiować obszary pamięci dużo szybciej niż uczyniłby to programowo procesor główny.

prof. dr hab. inż. Joanna Józefowska

Architektura komputerów

Plan wykładu	Budowa procesora	Działanie procesora	Wydajność procesora	Magistrala systemowa	Pytania
	oooo ooo ooooo	oooo oo ooooo	ooo oo oooo	o ooooo ooo	

Pytania

- 1 Narysować budowę procesora.
- 2 Omówić algorytm cyklu rozkazowego procesora.
- 3 Omówić tryby adresowania pamięci.
- 4 Porównać architektury CISC i RISC.
- 5 Omówić budowę magistrali systemowej.
- 6 Co to jest kanał DMA?
- 7 Co to jest kanał IRQ?